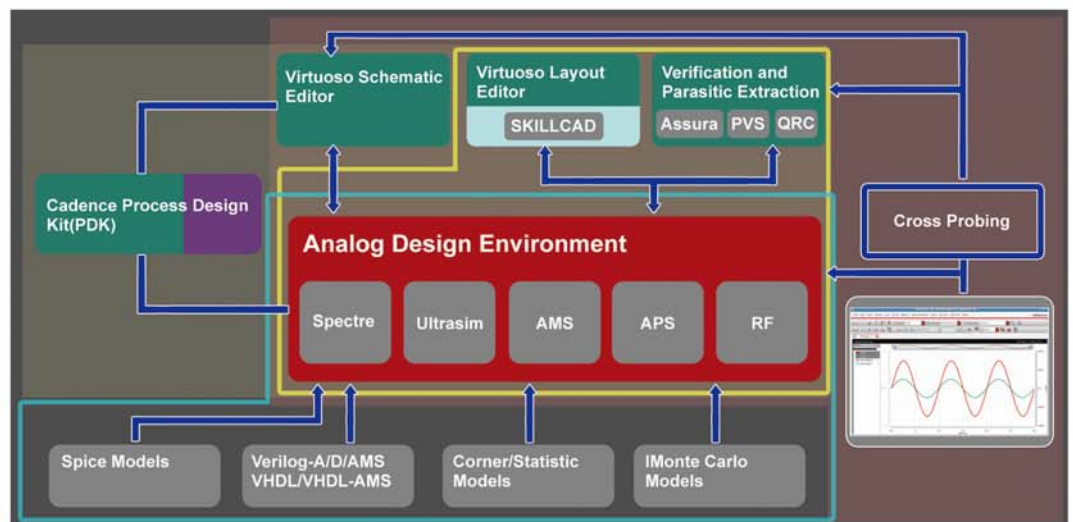


Cadence Virtuoso Analog Design Environment

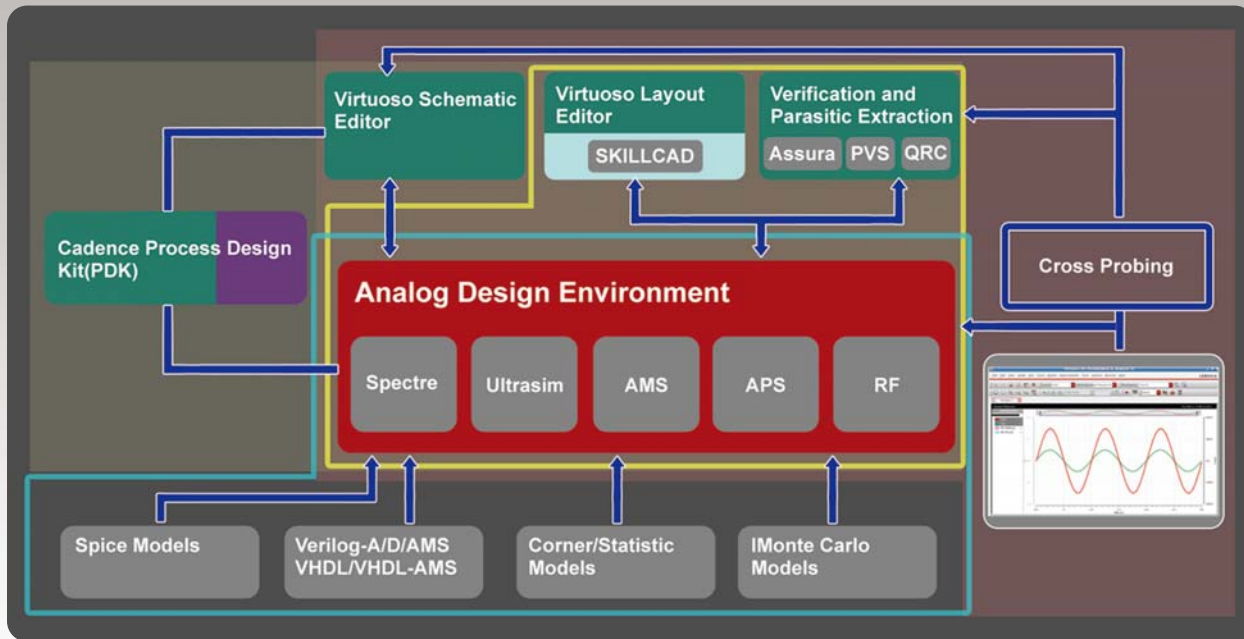
高效率的專業模擬中控平台

Cadence Virtuoso Analog Design Environment(ADE) 是建構在 Virtuoso 設計平台中最佳的類比與混合訊號設計模擬解決方案，廣泛應用在 full-custom、analog、RF IC 設計領域，採用目前業界的模擬與分析標準，在使用上，ADE 提供圖形介面、整合波形分析與觀測、統計分析模擬結果，以目標導向指定參數範圍做模擬分析，並且支援多種模擬器演算（包含其他非 Cadence 模擬器）。ADE 在 Virtuoso 環境中使用，無須擔心資料轉換的問題，更可針對電路中設定的參數依規格範圍掃描快速模擬測試，提昇您的工作效率。

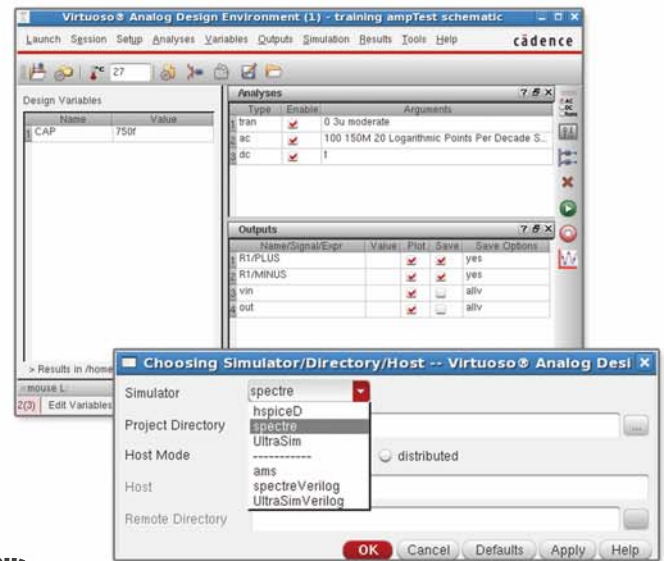


Your EDA Partner

Cadence Virtuoso Analog Design Environment



- ✓ 容易學習，快速上手
- ✓ 圖形介面管理各 models，更有系統
- ✓ 模擬狀態儲存，提高工作效率
- ✓ 整合各種模擬器，更具彈性
(Virtuoso Spectre Circuit Simulator, Virtuoso UltraSim Full-chip Simulator 或其他業界標準 simulator Hspice, Eldo, In-house simulator)
- ✓ 提高模擬廣度與除錯精準度，模擬更專業
- ✓ 視覺化圖像選單，加快電路除錯
- ✓ 強大的寄生模擬分析能力，提高成功率
- ✓ PDK 應用，加速設計流程



產品特色

EASY-TO-USE INTERACTIVE SIMULATION ENVIRONMENT

ADE 提供完整功能讓所有電路設計者快速完成模擬設定、環境建構與分析模擬結果。環境中包含了 Virtuoso Spectre Circuit Simulator、Virtuoso UltraSim Full-chip Simulator 或其他業界標準 simulator。

如此強大且具彈性的功能亦提供使用者在設計流程中快速且輕易地透過視覺化的圖形介面了解混合訊號中特定參數對電路產生的效應。內建的 OCEAN 程式語言加速了 bash 演算的速度，而透過 OASIS (Open Artwork System Interchange Standard) 整合套件，ADE 可輕鬆的與自家或業界使用的其他 simulator 整合使用，加速電路設計。

Analog Design Environment

Spectre

Ultrasim

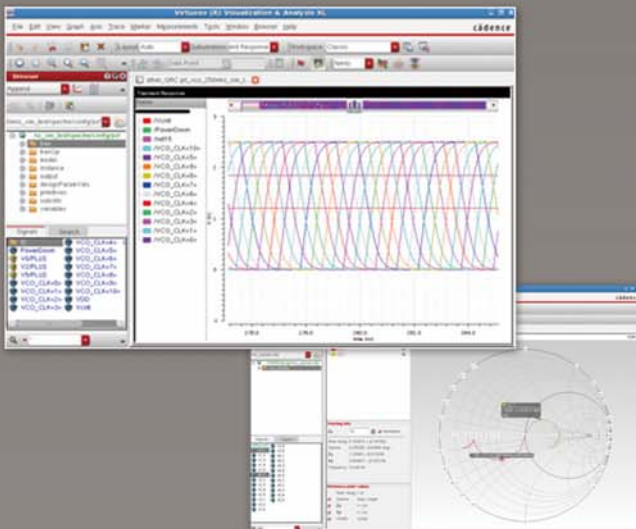
AMS

APS

RF

BUILT-IN WAVEFORM DISPLAY AND SIGNAL ANALYSIS CAPABILITIES

內建的 WaveScan waveform display tool 包含波形計算功能，針對各種設計結果資料如電壓、電流、模擬參數、工作點做代數方程式運算，並提供更完善的 post-simulation 分析環境，在類比與混合訊號分析上支援更進階的波形分析模式，如 noise、corner、statistical、RF plots...等，支援 PNG、TIFF、BMP 的檔案格式，提高跨平台可攜性。

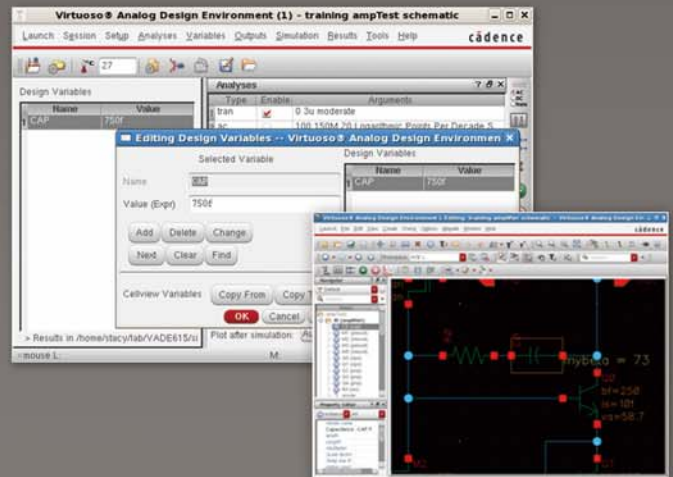


INTEGRAL PART OF THE VIRTUOSO CUSTOM DESIGN PLATFORM

對於完整的 Virtuoso 設計平台整體而言，ADE 是不可或缺的一環，能方便地利用萃取的寄生元件參數來快速完成 post-layout 模擬，並與 pre-layout 模擬結果做為比較，緊密地扮演了 schematic 與 physical layout 橋梁，類比電路在 ADE 環境中可整合 behavioral HDL 來完成電路設計目的。

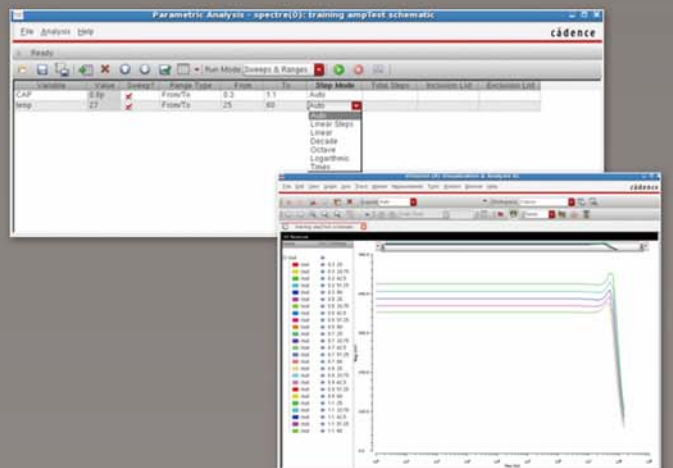
INTERACTIVE SIMULATION

讓使用者可以快速改變參數，並在不斷調整參數與模擬之中找到最佳的電路表現，減少電路設計者模擬所花時間。



ADVANCED ANALYSIS TOOL SUPPORT

ADE L 支援各種電路分析，透過簡單的圖形化介面進行電路模擬分析設定，省下學習與設定模擬的時間，ADE L 提供多種進階電路模擬工具，如 Parametric Analysis 與整合 RF Analysis。



SPECIFICATIONS

INTERACTIVE SIMULATION ENVIRONMENT

- Easy to learn and enter data
- Reusable simulation setups
- Clear displays of simulation information
- Cross-probing support for both schematics and layouts
- Design variable support
- Auto-plotting and printing of simulation data
- Batch scripting
- Schematic annotation of node voltages and device information

WAVEFORM DISPLAY

- Supports multiple Y-axes, strip plots, and Smith Charts
- Built-in waveform calculator
- Independent subwindow displays
- Horizontal and vertical measurement markers
- Independent pan and zoom capability
- User-defined labels and titles
- Color and line style controls
- Signal browser

DISTRIBUTED PROCESSING

- Distribution of multiple simulations
- Efficient use of existing computer farms
- Built-in basic load balancing or interface to other LSF load-balancing tools
- Job monitoring and controlling functions
- Graphical user interfaces for set up and viewing status

THIRD-PARTY SUPPORT

- Interfaces to commercial circuit simulators are available, including HSPICE, Eldo, SmartSPICE, and ADS
- Software is also available to integrate proprietary circuit simulators

DESIGN INPUTS

- OpenAccess data objects
- Cadence CDBA data objects
- Circuit design language (CDL)
- SPICE

DESIGN OUTPUTS

- SPICE
- PSF waveform format
- SST2 waveform format
- Cadence SKILL

PLATFORM/OS

- Sun/Solaris
- HP-UX
- IBM AIX
- Linux

<http://www.graser.com.tw>