

## Cadence Allegro V17.2 Back Drill Enhancement 上篇 -

### Padstack Editor

在網通及伺服器產品，高速電路設計中越來越常使用 10/25 Gbps 的信號，由於 PCB 材質、走線長度及 Via Stub 對於高頻信號所造成的損耗則越顯得嚴重。因此，Backdrill 能夠針對 Via Stub 的問題做為解決方案之一；V17.2 對 Backdrill 處理技術有多方面的提昇，如：經由 Padstack 設計即可帶入背鑽孔徑定義、處理後限制區及 Via 標籤顯示等功能。藉由此篇介紹來了解 Backdrill 的使用時機，後續再接著一篇文件來說明 Back Drill 的設定，相信是值得期待的。

• **Date** : 2016 / 12 / 19

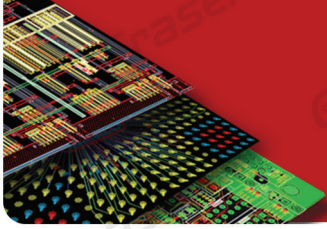
• **Author** : Mark Wu

• **Revision** :

• **Version** : Allegro V17.2

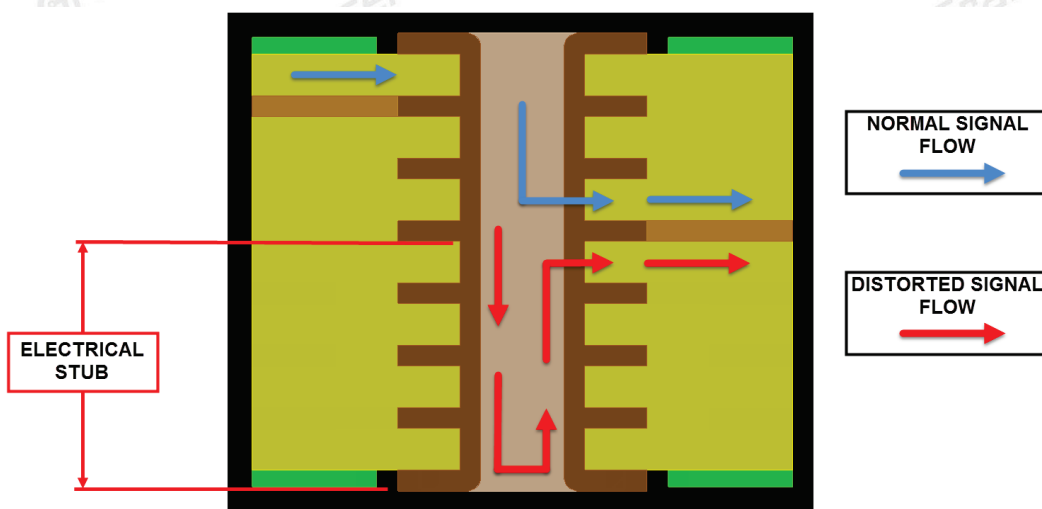
• **備註**:

**Graser**<sup>®</sup> <http://www.graser.com.tw>



## Back Drill 概說

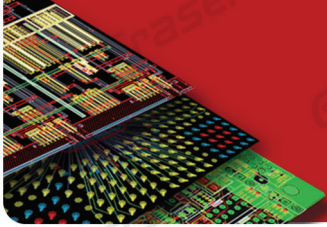
Back Drill 是一種 PCB 板製造技術，目的在於去除在連接器的插銷和信號導通孔未被使用部分的無效鍍通孔。這一種二次受控深度鑽孔的技術對於降低所有電鍍材料的 Stub 效應，並確保信號品質的完整性。因為 Stub 是阻抗不連續的來源之一並會造成信號反射，這成為高速訊號設計中必需注意的條件。Back Drill 處理可以從 PCB 的兩側，依需求進行多種深度的二次加工來剷削多餘的 Stub，且用於 Back Drill 的鑽頭尺寸通常比原始鑽頭尺寸較大約 6-10 mils。因此這類的加工必須小心，鑽孔深度不要計算得太緊迫或殘留太多（留下不可接受的 Stub 長度）。Back Drill 加工會對信號品質和製造成本之間以及信號完整性和電路板可測性之間的權衡必須加以考慮。



現階段在 Cadence® Allegro® PCB V17.2 環境中 Back drill 的處理功能被列為標準功能，不須額外的 Option License 支援。

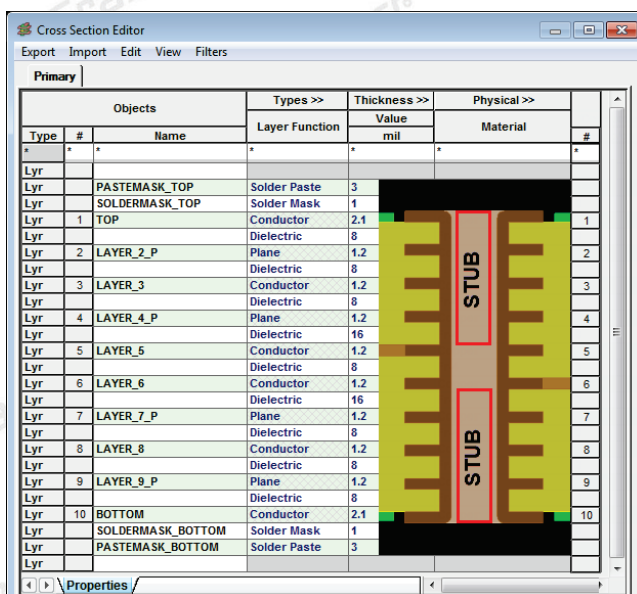
Back Drill 的屬性設定的支援概略整理如下表：

選單指令位置	Manufacture > NC > Backdrill Setup and Analysis
Console 操作指令	BACKDRILL SETUP
相關屬性	BACKDRILL_MAX_PTH_STUB (Net)
	BACKDRILL_MIN_PIN_PTH (Symbol, Pin)
	BACKDRILL_PRESSFIT_CONNECTOR (Symbol)
	BACKDRILL_COMP_SIDE_ALLOWED (Symbol, Pin, Via)
	BACKDRILL_EXCLUDE (Symbol, Pin, Via)
	BACKDRILL_OVERRIDE (Symbol, Pin, Via)
相關參數設定	Drill Legend (Include Backdrill)
	NC Drill (Include Backdrill)
	Cross Section Chart (Backdrill Span)
	IPC-D-356 (Ignore Backdrill)

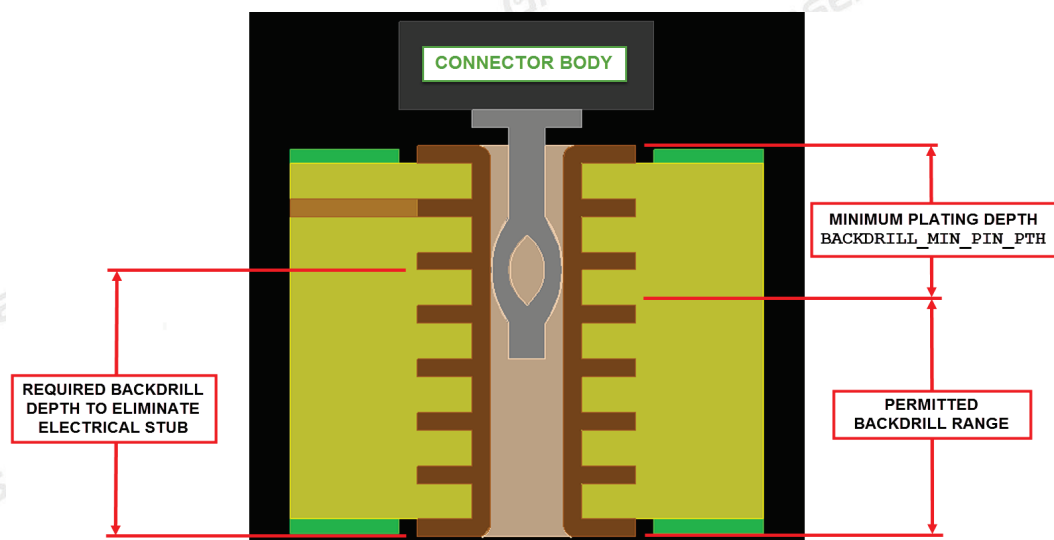


與 <b>Manufacture</b> 屬性 相關的層面	BACKDRILL-FLAG-TOP (Top side violation flags)
	BACKDRILL-FLAG-BOT (Bottom side violation flags)
	BACKDRILL-FLAG-ANY (Internal layer violation flags)
	NCBACKDRILL-<LAYER>-<LAYER> (Backdrill legends)

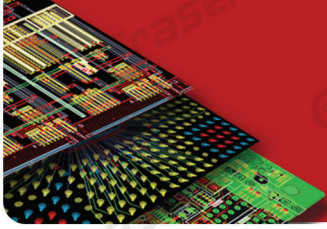
在進行 Back Drill 處理前因為有鑽孔深度的考量，因此在 PCB 板層疊構設定上對於材料的實際厚度務必正確設定，否則會造成所分析出來的鑽孔深度不正確，因此會藉由 Cross Section 來進行疊構材料的實際厚度設定。



此外若是使用 Press-Fit 類型的連接器，製造商通常會指定需要的最小電鍍深度，以確保它的插銷可被正確並穩定的固定到 PCB。如果該連接器的接腳需要進行背鑽處理，則最小的接腳電鍍深度的要求與 Stub Length 設定就會有衝突，若有此應用則要件將為解決 Stub 長度抵觸的第一要件。

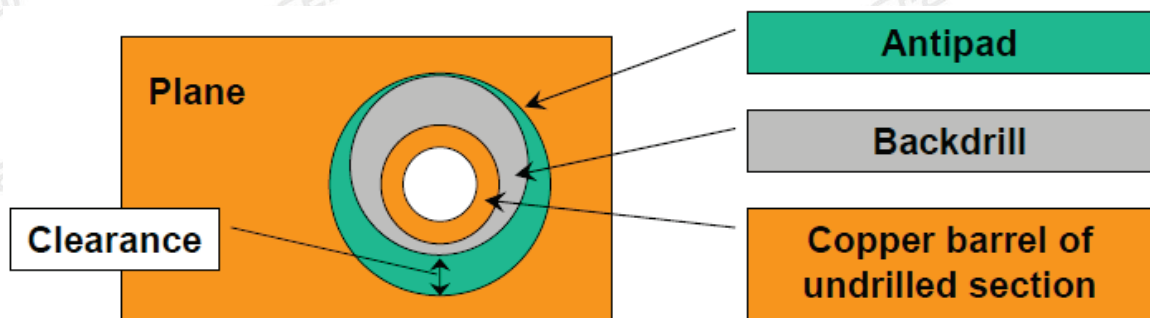




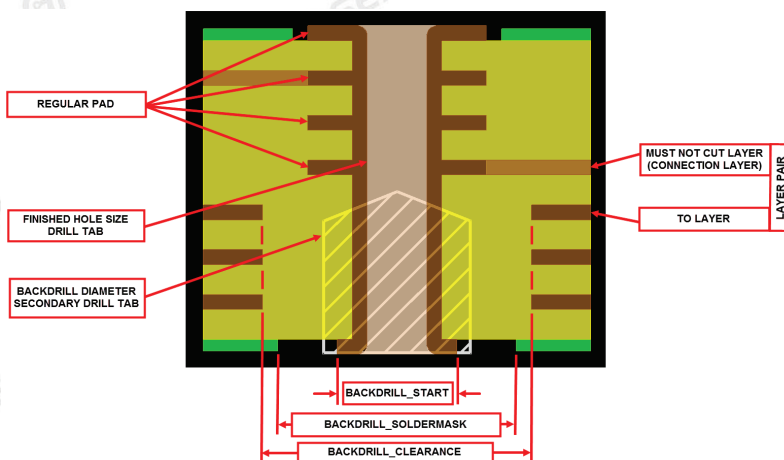


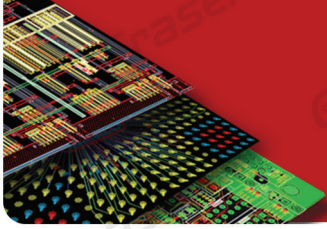
因為 Back Drill 的資料處理主要是針對製造段，但是我們期望在設計段就能夠把相關的條件進行相關的控制與設定，在 Allegro PCB Designer V17.2 版對這部分有許多增強的設定與功能。首先我們先了解 Back drill 技術再生產 PCB 時會遭遇那些問題，而其設計要求有哪些？

- 以 PCB 製造問題來看
  - PCB 製造時角度並非絕對精準，因此中心定位會有偏差問題，因此會採用三角定位方式來進行校正，但翻轉到 PCB 背面時，此偏差量會放大。
  - PCB 進行鑽孔時，鑽孔機的定位精度會造成偏差，重複鑽孔會放大孔徑。
  - 鑽針粗細會影響偏心範圍，鑽針越粗越穩定。
  - 鑽孔機轉速會影響偏心範圍，轉速越快偏心範圍越大。



- PCB 製造段對應 Back Drill 生產所衍生的需求(僅供參考，非標準制式規範)
  - Back drill 尺寸必須比原有的鑽頭尺寸大 6 ~ 10 mils。
  - Back drill 必須擁有比原有的鑽頭尺寸大 16 mils 的安全間距。
  - 內層的 Pad 應該要予以清除。
  - 背鑽面的 Pad 尺寸應該要比原始的 Pad 尺寸減少。
  - 背鑽面的 soldermask 開窗大小應比原來的鑽孔尺寸大 6 ~ 10 mils。



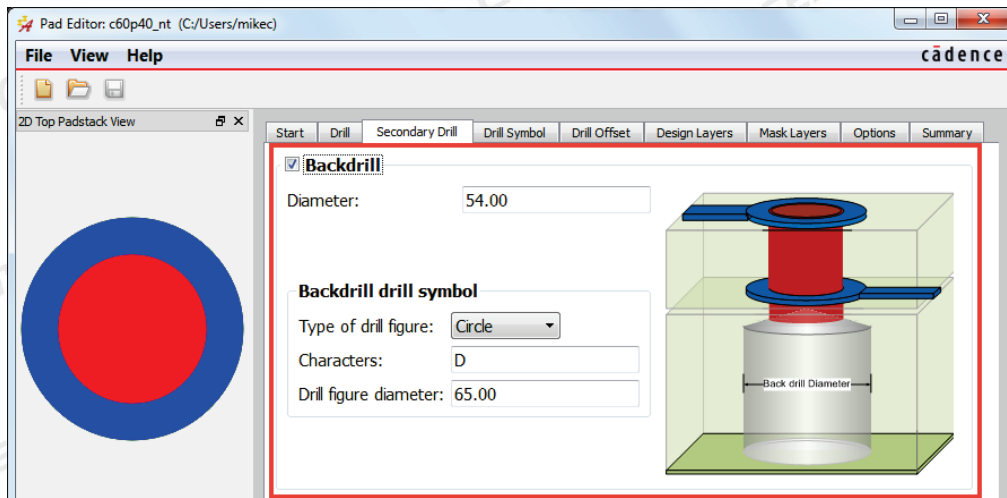


## Pad Designer Enhancement

基於上述需求，Allegro PCB Editor V17.2 對這部分的需求予以全面性的更新並加強其功能。  
在 V17.2 的 Padstack Designer 裡面新增 Back drill 條件設定。

### 1. 新增 Secondary Drill :

我們可在建立 Padstack 時就可將 Back Drill 需要的二次鑽孔條件予以設定，賦予適用的鑽頭尺寸及背鑽用鑽孔符號。

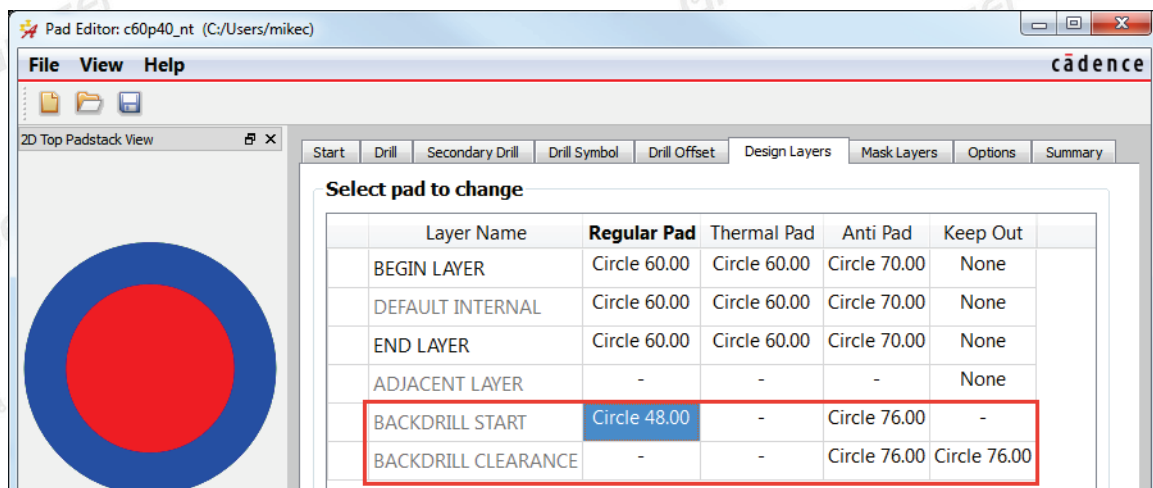


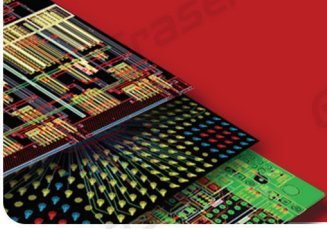
同時因應 Back drill 在製造上的需求新增以下項目進行對應設定：

### 2. 新增專屬 Backdrill 專用 Pad 資料與限制區

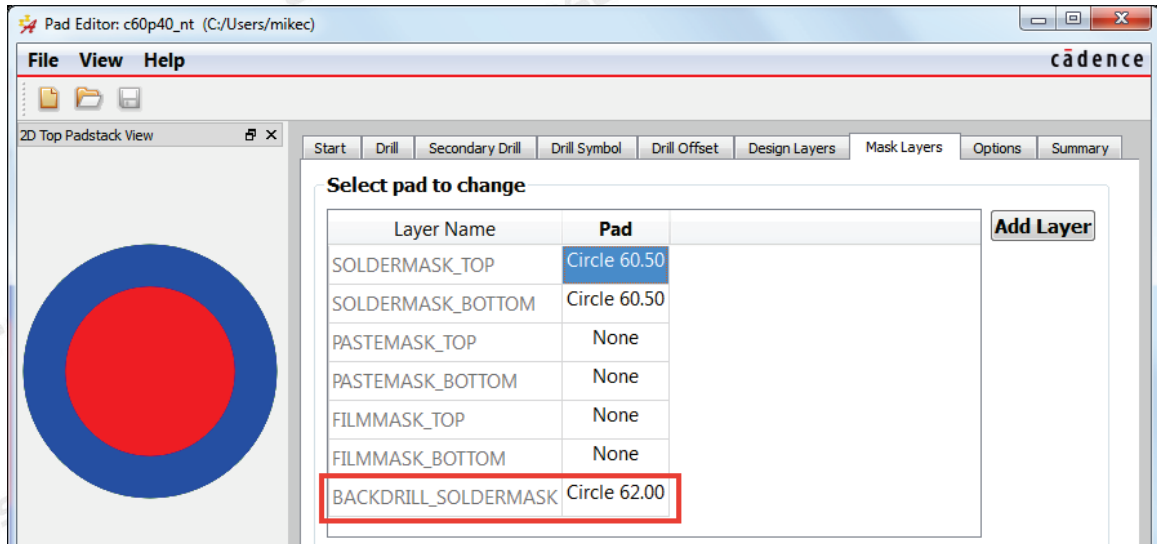
- Route Keep Out：對應 Backdrill 加工問題，需要規範出較大的間距需求設定。
- Backdrill Start：對應背鑽面的 Pad 尺寸應該要比原 Pad 尺寸較小的需求設定。  
(專屬的 BACKDRILL START 及 BACKDRILL CLEARANCE 欄位必須有勾選 Backdrill 選項才會出現)。

在這個項目中我們可指定若有進行 Backdrill 處理時，則該處裡面的 Pad 要套用的資料，Anti-Pad 需要隔離的範圍及要維持的安全間距。





- c. Backdrill Mask Layer: 對應背鑽面的 Pad 會更換其他尺寸的 Pad，因此原設計的 Soldermask 開窗大小將不合使用，應套用比原尺寸更大的需求設定。



當這個 Padstack 設計完成後，整體狀況就可在 Summary 頁面中來呈現。

