

## Cadence Allegro 17.2-2016 新功能介紹

Cadence 發佈 17.2-2016 新版本，在新版本將程式更新為 64 位元架構以支援 windows 64 位元的系統增強軟體外，也包含了以下軟體新功能：

- 新的 Padstack Editor 操作介面，可藉由引導逐頁設定 Padstack
- 新的 XSection Editor 操作介面，整合了如同 CM 般的表格化 UI
- 對於軟硬結合板設計，能以多重疊構進行產品設計

新功能說明參考如下。

• **Date** : 2016 / 06 / 08

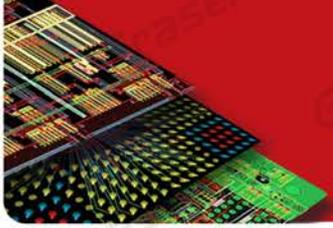
• **Author** : Graser SPB Team

• **Revision** : 1.3

• **Version** : v17.2-2016

• **備註:**

**Graser**<sup>®</sup> <http://www.graser.com.tw>



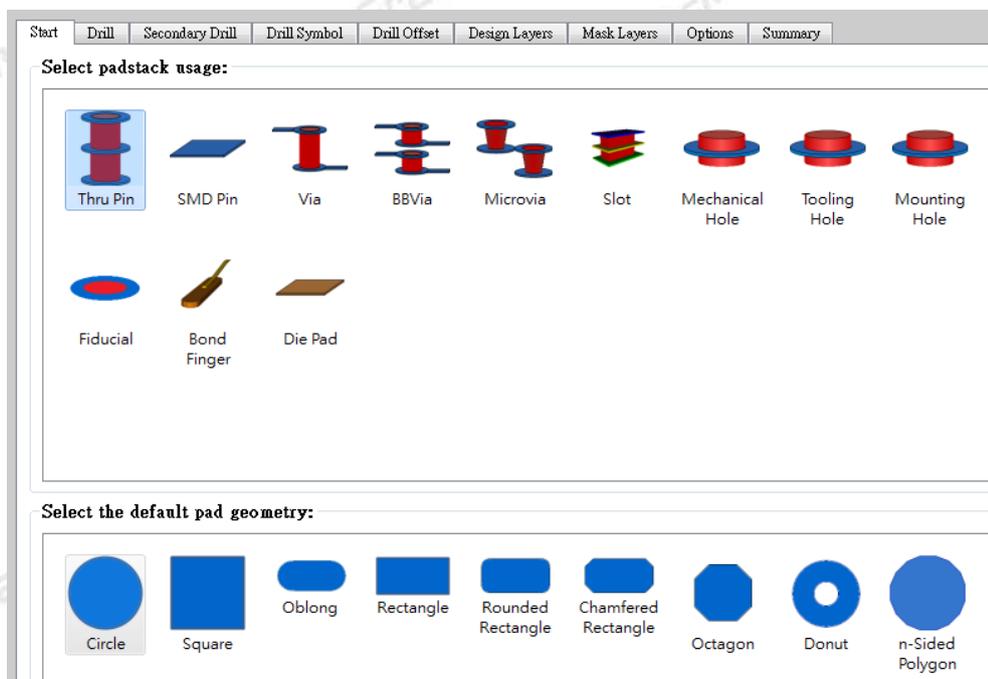
## Cadence 17.2-2016 新發佈

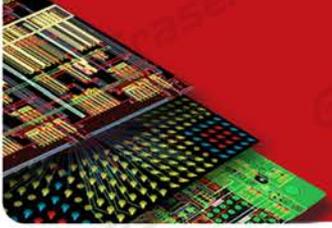
- Cadence 17.2-2016 僅支援 64 位元的作業系統。
- Cadence OrCAD 及 Allegro 產品的相關應用程式調整路徑架構。
  - Cadence OrCAD 及 Allegro 17.2-2016 的相關應用程式放置路徑調整至 17.2-2016 安裝路徑中的/tools/bin 檔案夾路徑下。因此環境變數『PATH』中將可不需定義 pcb/bin 及 fet/bin 檔案夾路徑。而執行 Cadence OrCAD、Allegro 及 EDM 17.2-2016 相關應用程式亦可不需設定 17.2-2016 的相關路徑於環境變數『PATH』中。
  - Cadence SPB Switch Release 17.2-2016 程式工具已更新，其可辨別不同版本間的應用程式路徑架構不同，用以自動更新應用程式與檔案連結性關係。
  - 若您使用命令提示視窗或批次處理程序檔案(batch file)執行批次處理程序(batch programs)，請將您原批次處理程序檔案加入 17.2-2016 安裝路徑中的/tools/bin 檔案夾路徑下的 allegro\_cmd.bat 檔案。

## Allegro PCB Designer 17.2-2016 新功能

### Padstack Overhaul

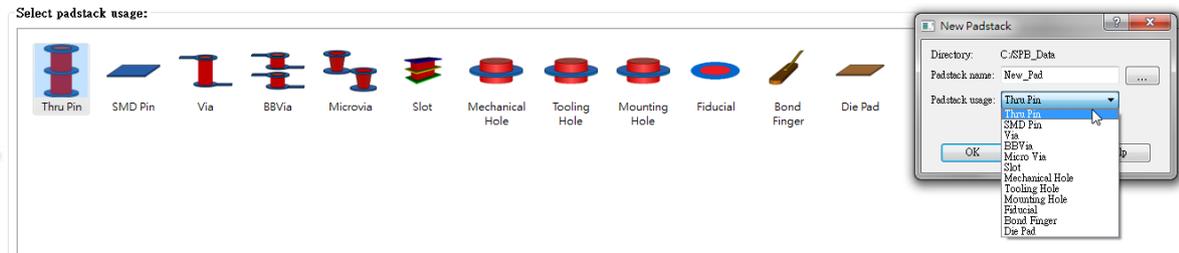
新的 Padstack Editor 介面，簡化了設定各種不同 Padstack 之不必要的步驟，使用者只需要在 Start 頁面選擇要建立的種類與幾何形狀之後，就能在其他頁面進行相關細節的設定。





## Padstack Usage Types

建立 Padstack 檔案，能透過 Padstack Types 選擇欲建立之型態；這型態也能符合 IPC-2581 的資料格式。



Padstack types 包含以下所列：

- Thru Pin
- SMD Pin
- Via
- BBVia
- Microvia
- Slot
- Mechanical Hole
- Tooling Hole
- Mounting Hole
- Fiducial
- Bond Finger
- Die Pad

## New Pad Geometries

新的標準 Pad 幾何新增部分如下：

### Rounded Rectangle

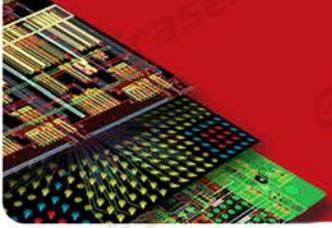
透過圓弧角半徑設定後就還能對四個角分別定義其形狀。



### Chamfered Rectangle

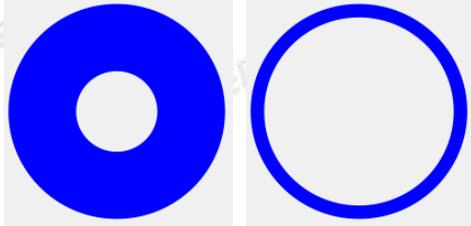
透過斜角半徑設定後就還能對四個角分別定義其形狀。





## Donut

可用在光學點或固定孔的應用上，經過內外圈的設定可產出對應的形狀。



## n-sided Polygon

支援多邊形 Pad，設定的邊數為偶數，並且介於 6-64 之間。

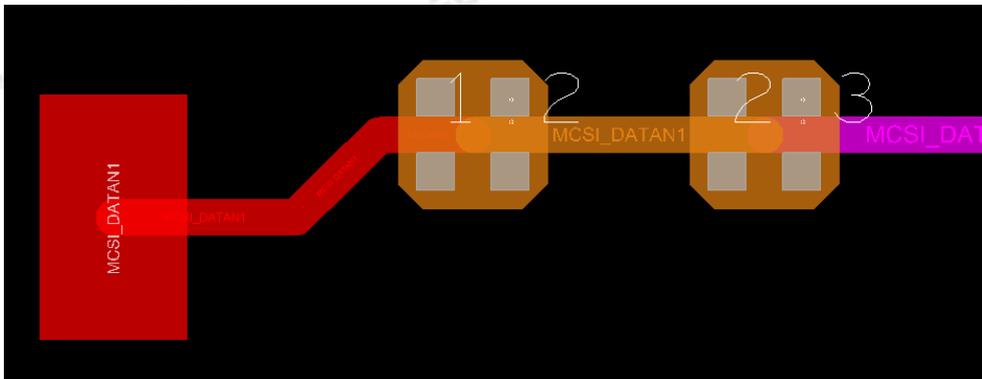


## New Drill Features

在鑽孔設定中新增了一些功能：

### Hole Type

新增了方形孔的設定，通常可做 Punch 及 Microvia 的應用。



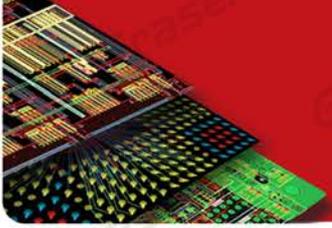
### Drill tool size

能夠針對實際鑽頭尺寸來定義其鑽孔資訊，並且也能做為工具辨識之用。

(此欄位為工程資訊用途，因此輸入的內容僅會在 Drill legend 中的欄位出現)

Drill tool size:

Drill tool size:



## Finished diameter / Finished Size

以往的 Drill diameter 現已更名為 Finished diameter，而方形孔則為 Finished Size。

### Drill hole

Hole type:

Circle ▾

Finished diameter:

40.00

+ Tolerance:

5.00

- Tolerance:

3.00

Drill tool size:

46 mils

### Slot tolerance

槽孔設定可對 X、Y 軸分別做不同的誤差設定。

#### Slot

Slot type:

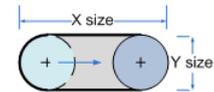
Oval slot ▾

X size:

40.00

Y size:

20.00



#### X tolerance

+: 5.00

-: 3.00

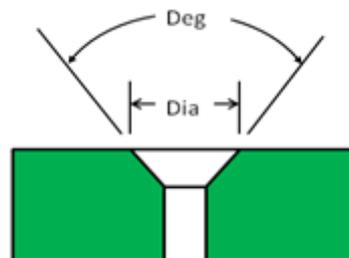
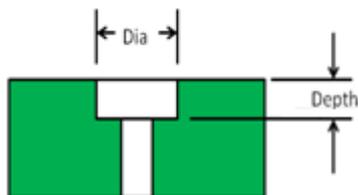
#### Y tolerance

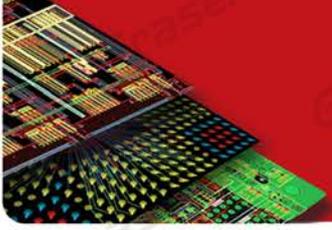
+: 2.00

-: 2.00

### Secondary Drill

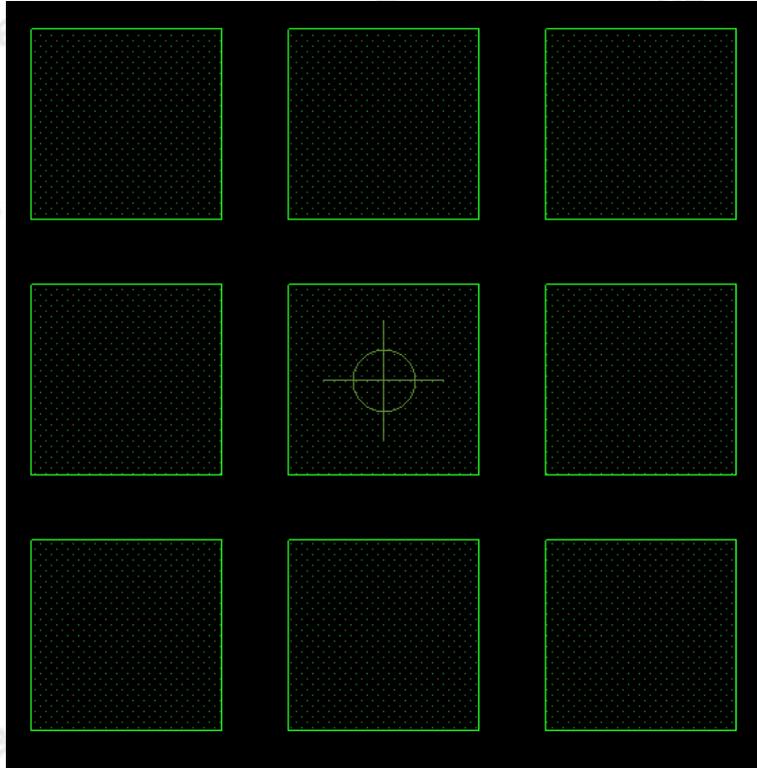
二次鑽孔設定對於一些空間使用較為要求的設計來看，可透過此處進行 T 型孔或 Y 型孔的定義。





## Multi-shape mask pad geometries

透過建立 Flash symbol，能夠將多塊 shape 資料做成 mask 層面的物件。



## User Mask Layers Increased to 32

使用者自訂的 Mask 層面現在能夠拓展至 32 層，並且新增層面時也能夠再選擇該層面為 Top 或 Bottom 的資料。

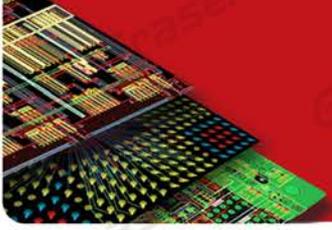
Start	Drill	Secondary Drill	Drill Symbol	Drill Offset	Design Layers	Mask Layers	Options	Summary																						
<b>Select pad to change</b>																														
<table border="1"><thead><tr><th>Layer Name</th><th>Pad</th></tr></thead><tbody><tr><td>SOLDERMASK_TOP</td><td>Circle 35.00</td></tr><tr><td>SOLDERMASK_BOTTOM</td><td>Circle 35.00</td></tr><tr><td>PASTEMASK_TOP</td><td>None</td></tr><tr><td>PASTEMASK_BOTTOM</td><td>None</td></tr><tr><td>FILMMASK_TOP</td><td>None</td></tr><tr><td>FILMMASK_BOTTOM</td><td>None</td></tr><tr><td>COVERLAY_TOP</td><td>None</td></tr><tr><td>COVERLAY_BOTTOM</td><td>None</td></tr><tr><td>GOLD_TOP</td><td>Circle 24.00</td></tr><tr><td>GOLD_BOTTOM</td><td>Circle 24.00</td></tr></tbody></table>									Layer Name	Pad	SOLDERMASK_TOP	Circle 35.00	SOLDERMASK_BOTTOM	Circle 35.00	PASTEMASK_TOP	None	PASTEMASK_BOTTOM	None	FILMMASK_TOP	None	FILMMASK_BOTTOM	None	COVERLAY_TOP	None	COVERLAY_BOTTOM	None	GOLD_TOP	Circle 24.00	GOLD_BOTTOM	Circle 24.00
Layer Name	Pad																													
SOLDERMASK_TOP	Circle 35.00																													
SOLDERMASK_BOTTOM	Circle 35.00																													
PASTEMASK_TOP	None																													
PASTEMASK_BOTTOM	None																													
FILMMASK_TOP	None																													
FILMMASK_BOTTOM	None																													
COVERLAY_TOP	None																													
COVERLAY_BOTTOM	None																													
GOLD_TOP	Circle 24.00																													
GOLD_BOTTOM	Circle 24.00																													

**Add Mask Layer**

Add custom mask layer type:  
GOLD

Add custom mask layer top  
 Add custom mask layer bottom

Ok Cancel



## Keepout Features

V17.2 的 Padstack 建立支援了 Route keepout，現在能夠透過此處定義各層的 keepout 形狀範圍；針對 Board level 設計的時候，也新增了兩個與相鄰層有關的 Property 來因應如 SI 或製造端的要求，而這兩個 Property 分別是：

- Adjacent\_layer\_void\_above
- Adjacent\_layer\_void\_below

Start	Drill	Secondary Drill	Drill Symbol	Drill Offset	Design Layers	Mask Layers	Options	Summary
<b>Select pad to change</b>								
Layer Name	Regular Pad	Thermal Pad	Anti Pad	Keep Out				
BEGIN LAYER	Chamfered...	None	None	None				
DEFAULT INTERNAL	Chamfered...	Circle 25.0	Circle 25.0	None				
END LAYER	Chamfered...	None	None	None				
ADJACENT LAYER	-	-	-	Chamfered Rectangle 12.0x10.0				

## Padstack Options

在 Options 頁面中，有兩項功能設定：

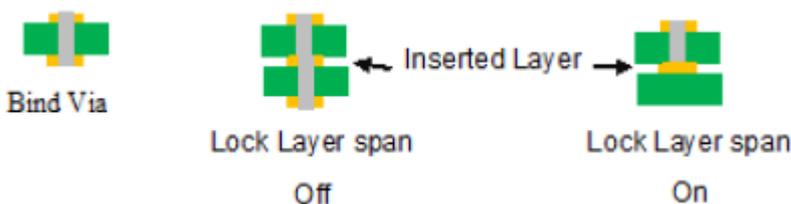
Start	Drill	Secondary Drill	Drill Symbol	Drill Offset	Design Layers	Mask Layers	Options	Summary
<b>Usage options</b>								
<input type="checkbox"/> Suppress unconnected internal pads; legacy artwork								
<input type="checkbox"/> Lock layer span								

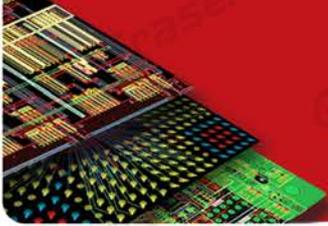
- **Suppress unconnected internal pad (required for legacy artwork)**

將內層沒用於連接的 Pad 清除。

- **Lock Layer Span**

鎖定 BB Via 的層數，舉例來說：一個 L4 開始再到 L5 的 BB Via，如今在兩層之間插入了一層 L4A，有將 Lock Layer Span 選項打勾時，這顆 BB Via 會變成 L4 開始再到 L4A；反之，則會延展變成從 L4 開始，然後跨過 L4A 再到 L5。





## Summary Report

Padstack editor 的 Summary 頁面可彙整出相關的 Padstack 設定報告。

Start Drill Secondary Drill Drill Symbol Drill Offset Design Layers Mask Layers Options Summary

via14

date/time: 2016/05/13 17:48:03

type: Via  
units: mils  
decimal places: 2

### Hole data

geometry: Circle  
size: 14.00  
offset: (0.00, 0.00)  
tolerance: positive=0.00 negative=0.00  
plating: Plated

### Drill symbol data

geometry: Cross  
width: 15.00  
height: 15.00  
characters:

### Design layer pads

Layer: BEGIN LAYER

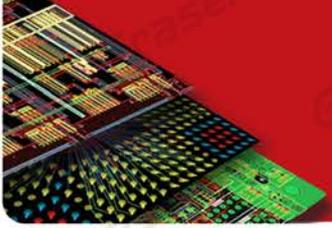
Pad	Geometry	Width	Height	X offset	Y offset
Regular	Round	24.00	24.00	0.00	0.00
Thermal	None				
Anti	None				
Keep Out	None				

Layer: DEFAULT INTERNAL

Pad	Geometry	Width	Height	X offset	Y offset	Flash name
Regular	Round	24.00	24.00	0.00	0.00	
Thermal	Flash	0.00	0.00	0.00	0.00	th01
Anti	Round	35.00	35.00	0.00	0.00	
Keep Out	None					

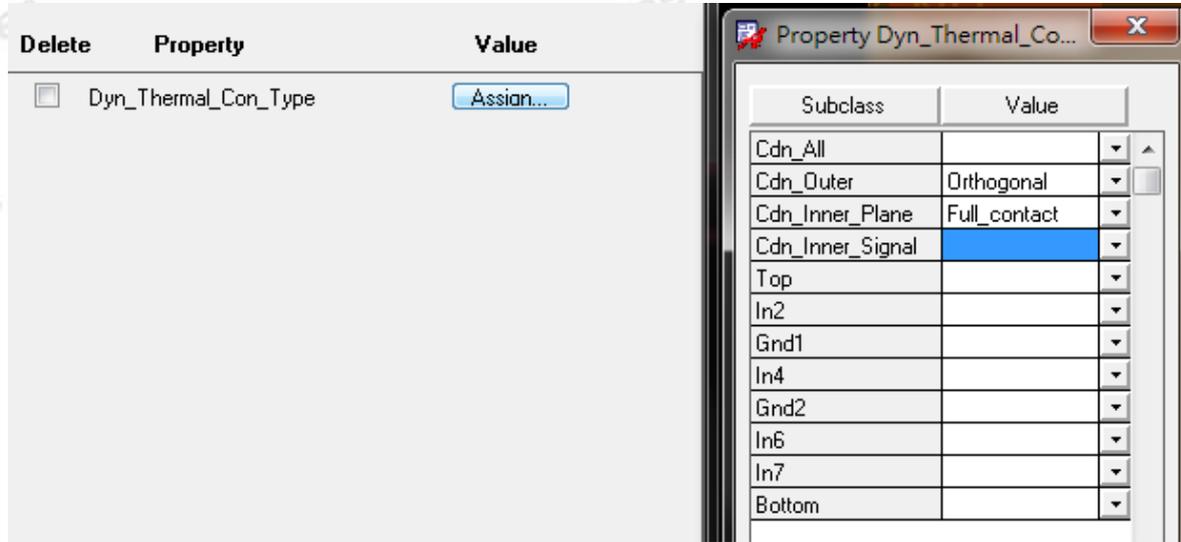
Save

Print



### Layer support for Dynamic Shape Properties

對於動態銅的 Pin/Via 導接及隔離設定，在新的版本中能夠分層來做細部的定義。



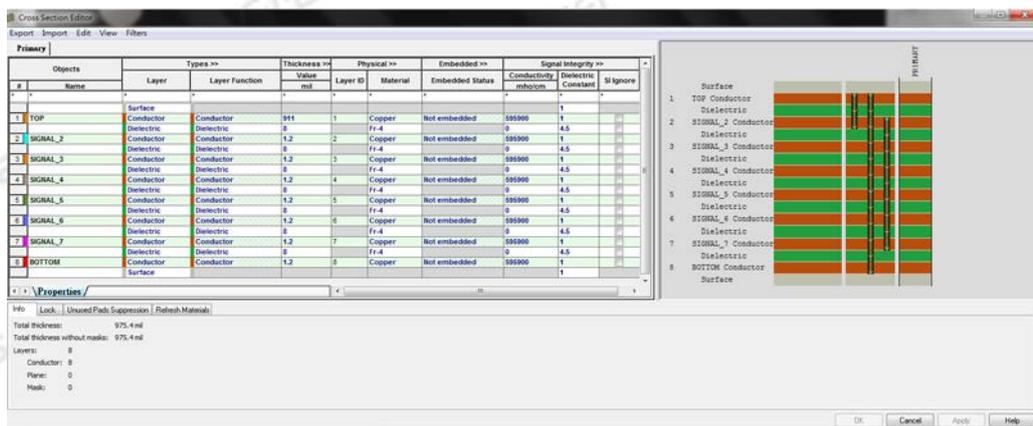
以下 Property 也同樣支援分層設定：

- Dyn\_clearance\_oversize\_array
- Dyn\_clearance\_type
- Dyn\_fixed\_therm\_width\_array
- Dyn\_max\_thermal\_conns
- Dyn\_min\_thermal\_conns
- Dyn\_oversize\_therm\_width\_array
- Dyn\_thermal\_best\_fit
- Dyn\_thermal\_con\_type

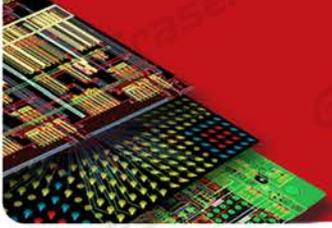
### Cross Section Overhaul

重新設計的疊構編輯設定，充分運用表格式的方法來進行相關設定，其發想來自於 Constraint Manager 的格式，藉由一致性的表格來讓使用者操作上更為易用。

新的介面整合了 Unused Pad Suppression 與 Embedded Component 設定還有支援了非電氣層的部分，如：Solder mask, Paste, Coverlay...等；另外對於 Material 的字元長度也擴展到 250 個字元。







## Rigid-Flex Physical Zone Management

(Allegro PCB Designer & OrCAD PCB Designer Professional)

新增物理區域來分別定義軟板或硬板的區域範圍。

## New Database Classes and Subclasses

### Rigid Flex and Surface Finish Classes

加入軟硬結合板及表面處理的 Class。

#### Class:Rigid-Flex

- Bend\_Area
- Bend\_Line
- Coverlay\_Bottom
- Coverlay\_Top
- Emi\_Shield\_Bottom
- Emi\_Shield\_Top
- Stiffener\_Metal\_Bottom
- Stiffener\_Metal\_Top
- Stiffener\_Bottom
- Stiffener\_Top
- Transition\_Zone
- Zone\_Outline

#### Class: Surface Finishes

- Carbon\_Bottom
- Carbon\_Top
- Enepig\_Bottom
- Enepig\_Top
- Enig\_Bottom
- Enig\_Top
- Gold\_Hard\_Bottom
- Gold\_Hard\_Top
- Gold\_Soft\_Bottom
- Gold\_Soft\_Top
- Immersion\_Silver\_Bottom
- Immersion\_Silver\_Top
- Osp\_Bottom
- Osp\_Top
- Silver\_Ink\_Bottom
- Silver\_Ink\_Top
- Tin\_Plate\_Bottom
- Tin\_Plate\_Top

### Design\_Outline and CUTOUTS subclasses

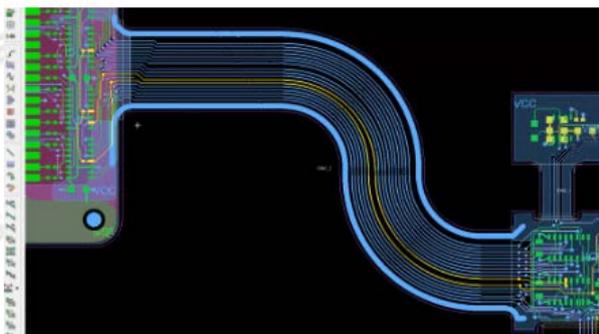
對於 Board Geometry 新加入了 Design\_Outline 及 CUTOUTS 的 subclass 供日後更寬廣的應用。

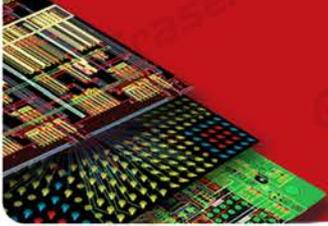
## Dynamic Zone-based Placement

對於不同疊構層面的軟硬結合板，在擺放零件時能夠依照所屬的區域將零件擺放到正確的層面上。

## Enhanced Contour Routing

增強型的 Contour routing，能讓我們只許要在選擇好物件之後點選要依附的目標及目的即能將走線快速完成。

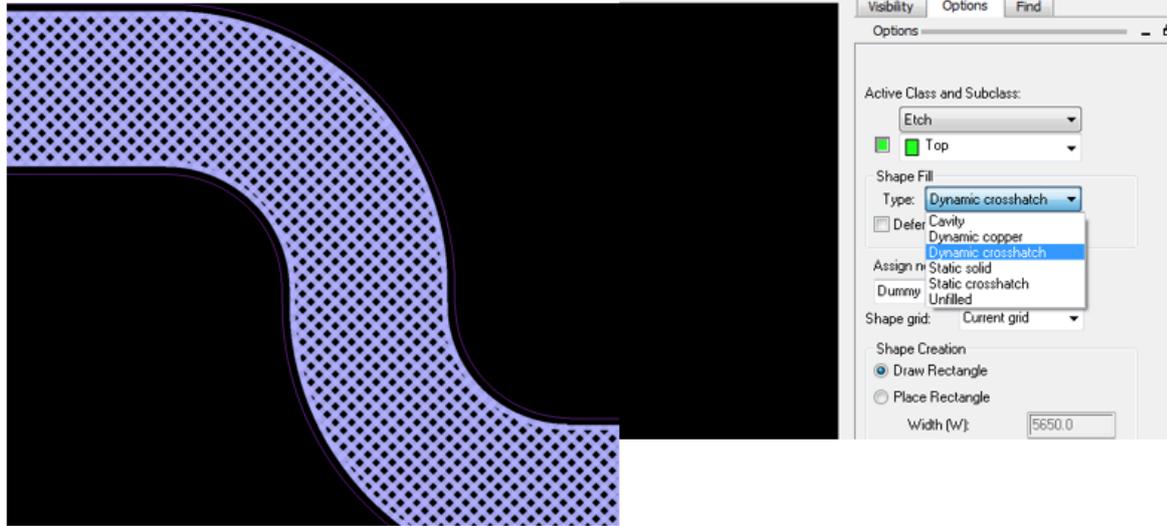




## Crosshatch Shape Update

### Adding Dynamic XHatch Shapes

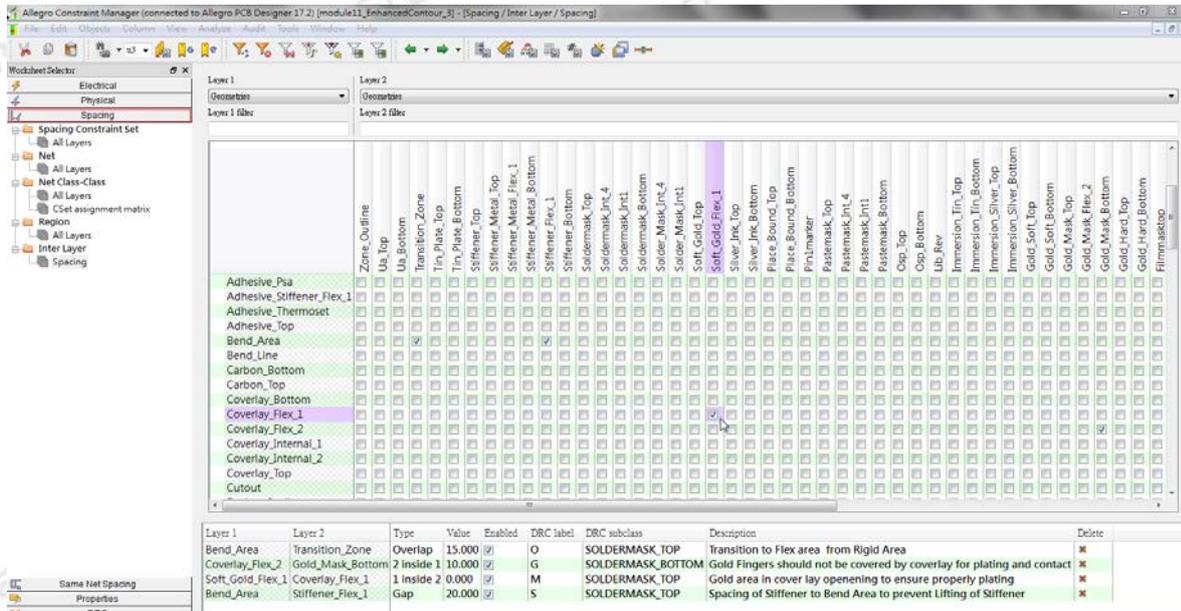
動態銅現在能鋪設網狀銅。

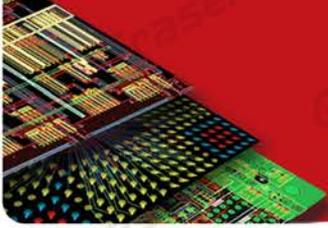


## Inter Layer Checks for Rigid-Flex Design

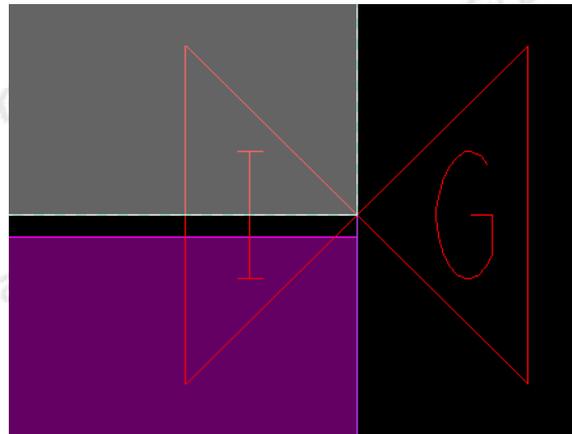
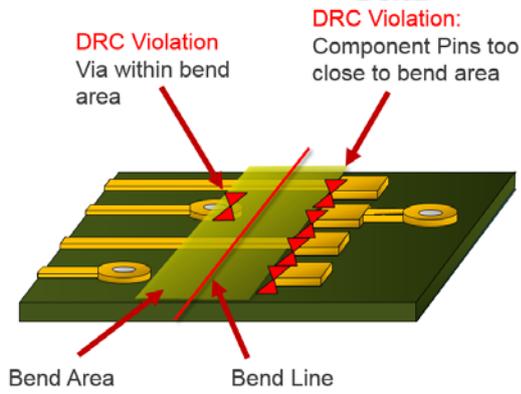
(Allegro PCB Designer & OrCAD PCB Designer Professional)

軟硬結合板設計因分別擁有不同的 mask 及表面塗層，並且對於軟板部分還會有彎折的區域，所以能夠確實做到相對的檢查以避免設計因生產組裝時發生錯誤，就能透過 ILC 訂定相關檢查條件。





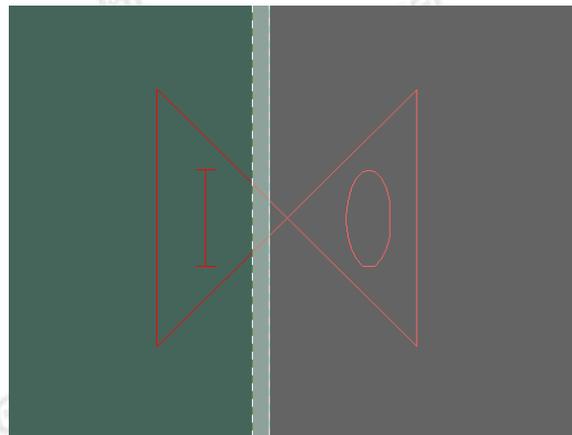
彎折區域對於 Pin, Via 的檢查



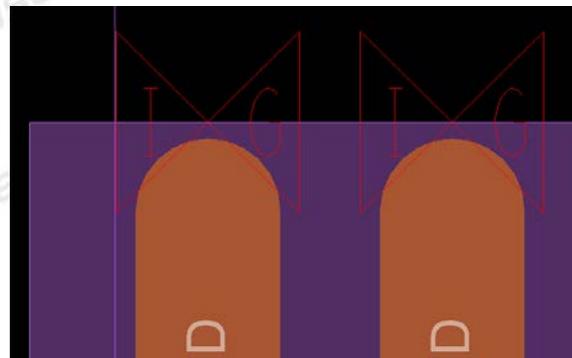
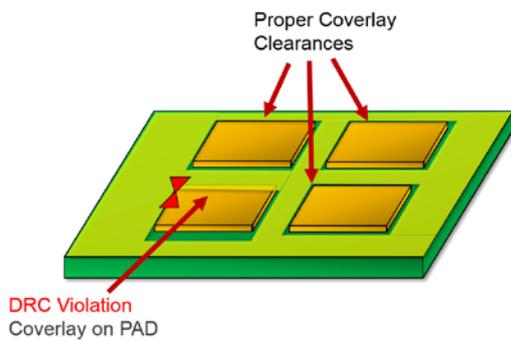
覆蓋範圍檢查

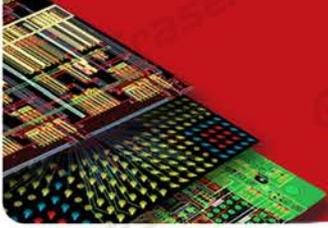


Transition zone must overlap bend area by 15 mils.



層包層表面塗層與 Pad 隔離檢查





## Manufacturing Prep - Rigid-Flex Design

### Multiple Stackup Table

Cross section chart 支援多重疊構的 stackup table。

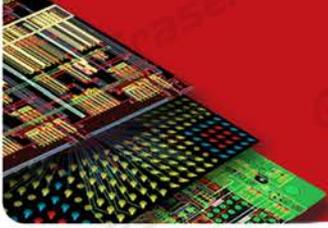
MULTIPLE STACKUP TABLE									
Unit = mils									
#	NAME	TYPE	MATERIAL	RIGID-2	FLEX-3	FLEX-4	PRIMARY	FLEX-1	FLEX-2
:		SURFACE	AIR	0.000	0.000	0.000	0.000	0.000	0.000
:	STIFFENER FLEX 1	MASK	FR-4		8.000				
:	TIN PLATE TOP	MASK	TIN	0.500	0.500	0.500	0.500	0.500	0.500
:	ADHESIVE STIFFENER FLEX 1	MASK	ADHESIVE EPOXY		0.984			0.984	
:	COVERLAY FLEX 1	MASK	POLYIMIDE		8.000	8.000		8.000	8.000
:	ADHESIVE FLEX 1	MASK	ADHESIVE ACRYLIC		0.500	0.500		0.500	0.500
:	GOLD SOFT FLEX 1	MASK	POLYIMIDE						8.000
:	PASTEMASK TOP	MASK	SOLDER PASTE SAC				3.000		
:	SOLDERMASK TOP	MASK	SOLDERMASK FLEXIBLE LPI				0.591		
:	SOLDERMASK INTL	MASK	SOLDERMASK FLEXIBLE LPI	0.591					
:	PASTEMASK INTL	MASK	SOLDER PASTE SAC	3.000					
1	TOP	CONDUCTOR	COPPER				1.200		
:		DIELECTRIC	FR-4				8.000		
2	INT 1	CONDUCTOR	COPPER	1.200			1.200		
:		DIELECTRIC	POLYIMIDE RIGID 5MIL	5.000			5.000		
3	FLEX 1	CONDUCTOR	COPPER	1.200	1.200	1.200	1.200	1.200	1.200
:		DIELECTRIC	POLYIMIDE FILM	3.000	3.000	3.000	3.000	3.000	3.000
4	FLEX 2	CONDUCTOR	COPPER	1.200	1.200	1.200	1.200	1.200	1.200
:		DIELECTRIC	POLYIMIDE RIGID 5MIL	5.000			5.000		
5	INT 4	CONDUCTOR	COPPER	1.200			1.200		
:		DIELECTRIC	FR-4				8.000		
6	BOTTOM	CONDUCTOR	COPPER				1.200		
:	PASTEMASK BOTTOM	MASK	SOLDER PASTE SAC				3.000		
:	SOLDERMASK BOTTOM	MASK	SOLDERMASK FLEXIBLE LPI				0.591		
:	PASTEMASK INT 4	MASK	ADHESIVE ACRYLIC	0.500	0.500	0.500	0.500	0.500	0.500
:	SOLDERMASK INT 4	MASK	POLYIMIDE	8.000	8.000	8.000	8.000	8.000	8.000
:	GOLD HARD FLEX 2	MASK	POLYIMIDE			8.000			
:	ADHESIVE FLEX 2	MASK	POLYIMIDE		8.000	8.000		8.000	8.000
:	COVERLAY FLEX 2	MASK	POLYIMIDE		8.000	8.000		8.000	8.000
:		SURFACE	AIR	0.000	0.000	0.000	0.000	0.000	0.000
TOTAL THICKNESS				30.391	47.884	46.900	52.381	39.884	46.900
ZONE NAME				ZONE_5	ZONE_8	ZONE_9		ZONE_4	ZONE_6
				ZONE_3				ZONE_7	
								ZONE_2	

### Dynamic Fillets

動態補淚滴現在可對各層面進行設定。

### Missing Tapers Report

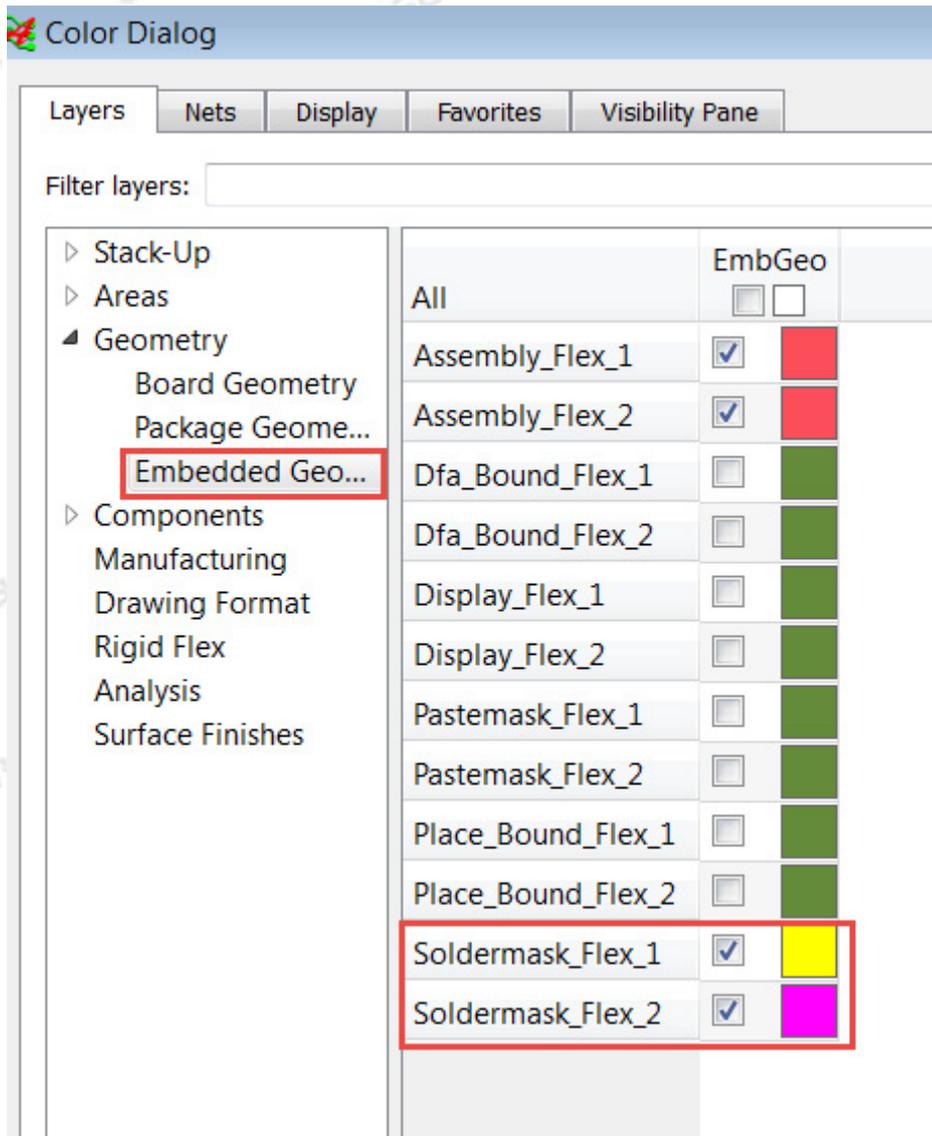
新增的 Report，可將缺少的漸變 Taper trace report 出來。

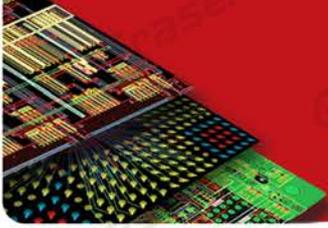


## Embedded Component Design Updates

(Miniaturization Option)

- Copy 指令支援 Embedded package symbol
- Swap component 指令能針對 dummy component 替換
- 新增 Embedded Soldermask subclasses





## Backdrill Overhaul

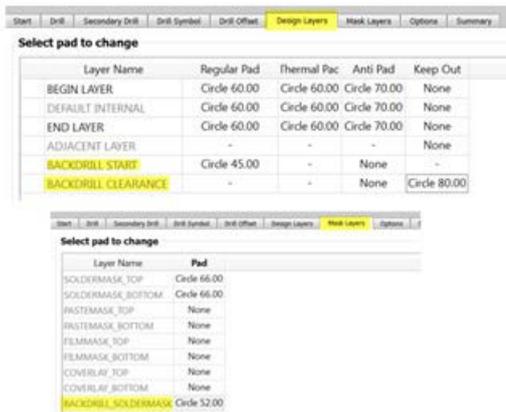
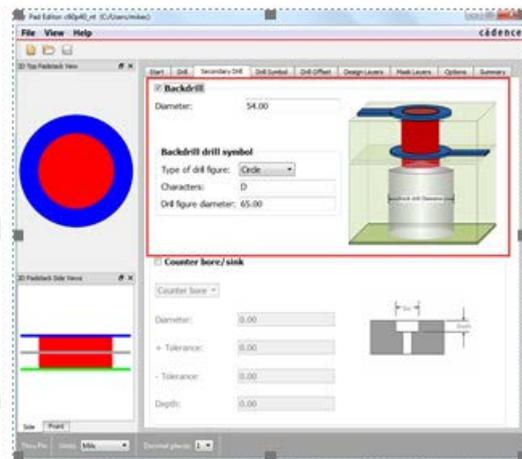
(Allegro PCB Designer)

V17.2 提供了兩種設計流程可供使用，現在使用者可以二擇一來決定設計將用何種方式進行，一是以零件庫建立時就把 Backdrill 相關設定建立在 Padstack，日後在執行分析時即能快速零件庫內讀取資料，省去後續設定所花費的時間；其二則是在 Backdrill Setup & Analysis 內直接進行相關的 Backdrill 設定。

## Library-Driven Flow (Cadence Recommended)

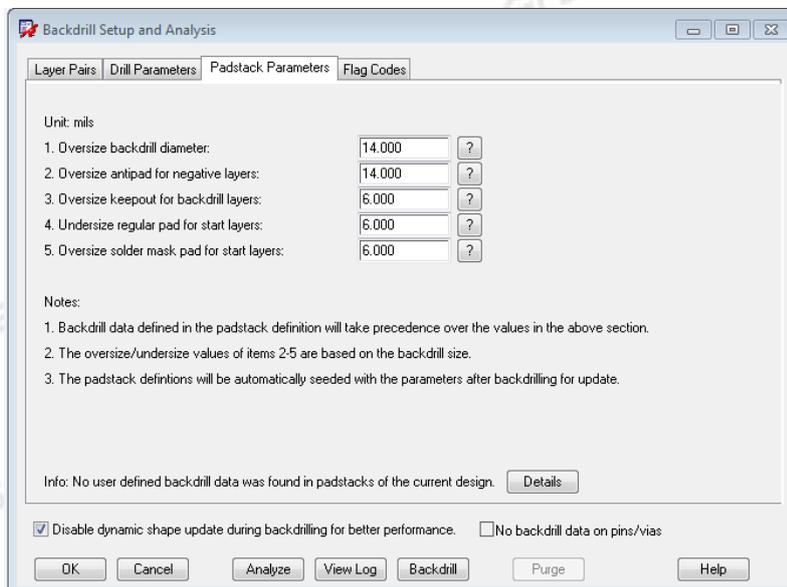
透過零件庫的 Padstack 編輯時建立 Backdrill 設定，其支援如下：

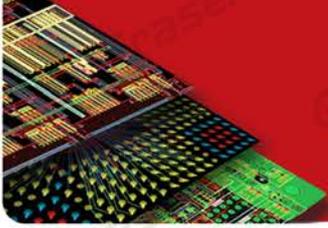
- Backdrill tool diameter
- Figure & characters for legend
- Keepout pad
- Start layer pad/mask



## Quick Design Utility

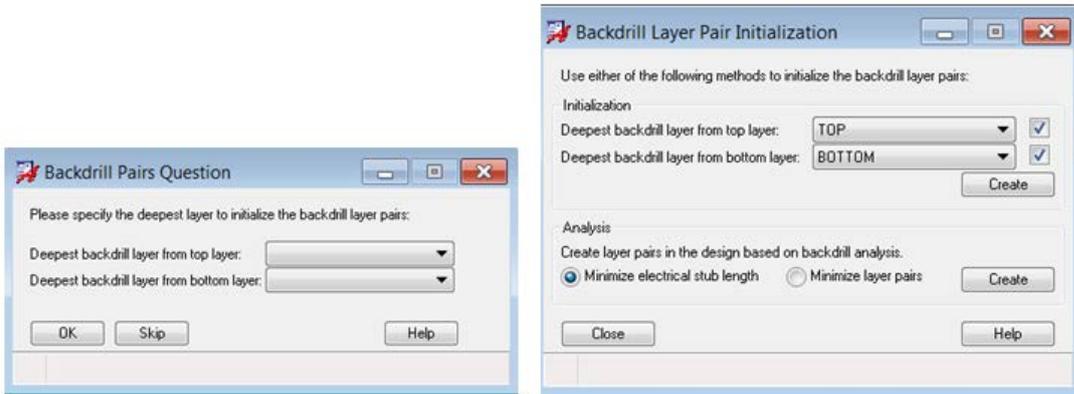
若 Library 內的 Padstack 沒有做 backdrill 定義，可透過 Backdrill Setup & Analysis 介面設定。



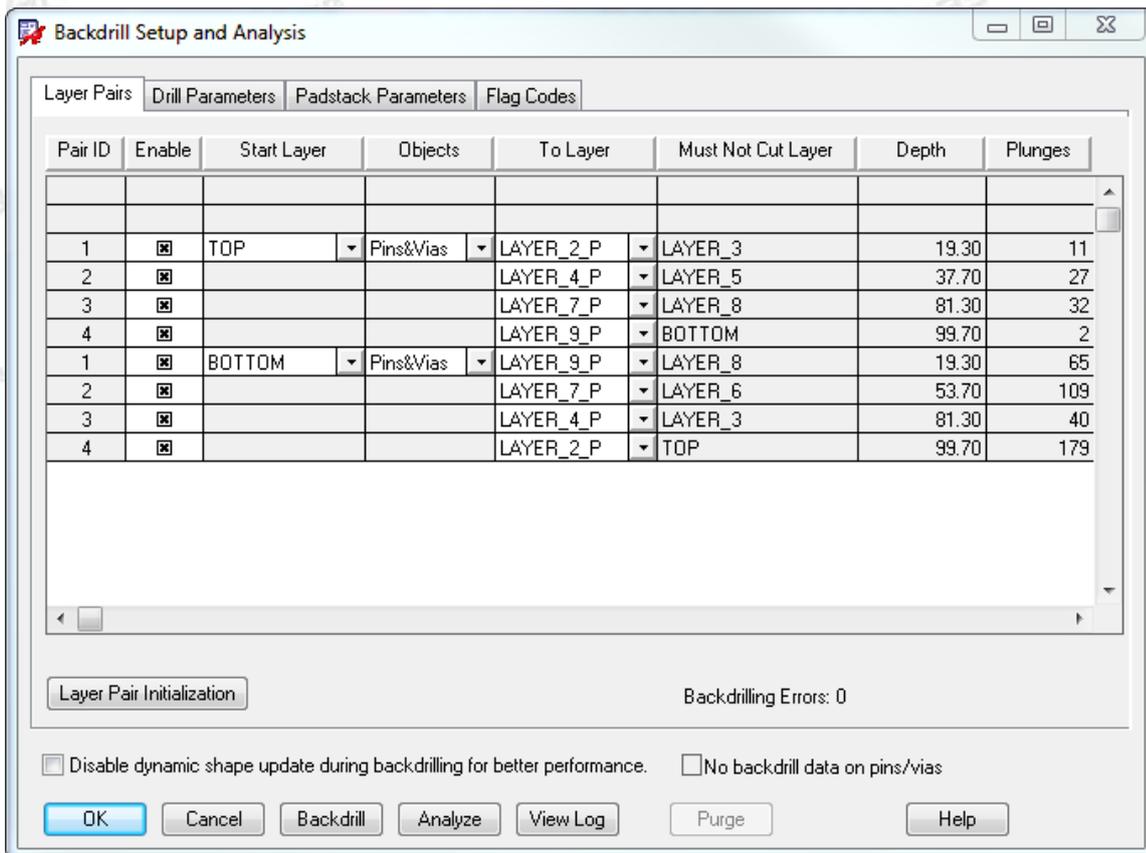


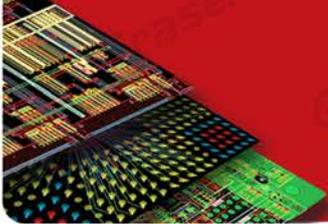
### Layer Pair Initialization

依據設計需求快速產生 Backdrill layer pair。



新的 Must Not Cut Layer 欄位為連接層，Plunges 欄位為該條件在 PCB 板上的數量。

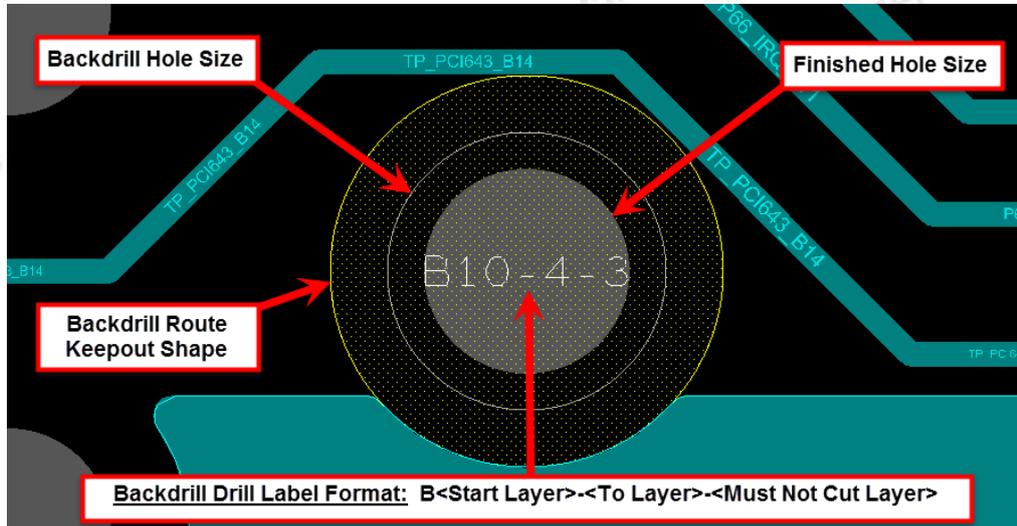




### Backdrill Canvas Display Controls

Backdrill 在工作畫面中的顯示資訊更多元，更清晰。

當中會有 Label 顯示 layer pair，一般的鑽孔大小、Backdrill 鑽孔大小及 keepout 範圍。



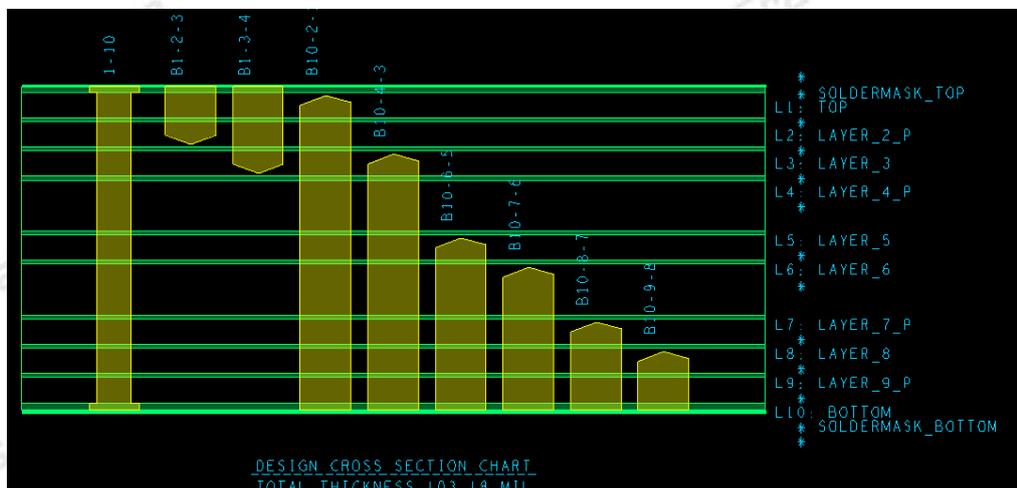
### Backdrill NC-Drill Legend updates

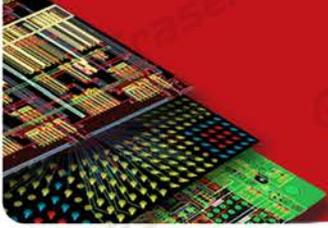
將 Backdrill 的鑽孔大小、最長深度及生產時預留 Stub 長度資訊加入到 Drill table 中，並且 cross section chart 也加入了相對應的資料顯示。

BACKDRILL: BOTTOM to LAYER\_7\_P  
ALL UNITS ARE IN MILS

FIGURE	BD_SIZE	MNC_LAYER	MAX_DEPTH	MFG_STUB	QTY
o	28.0	LAYER_6	53.7	8.0	18
+	52.0	LAYER_6	53.7	8.0	12
o	54.0	LAYER_6	53.7	8.0	77
o	60.0	LAYER_6	53.7	8.0	2

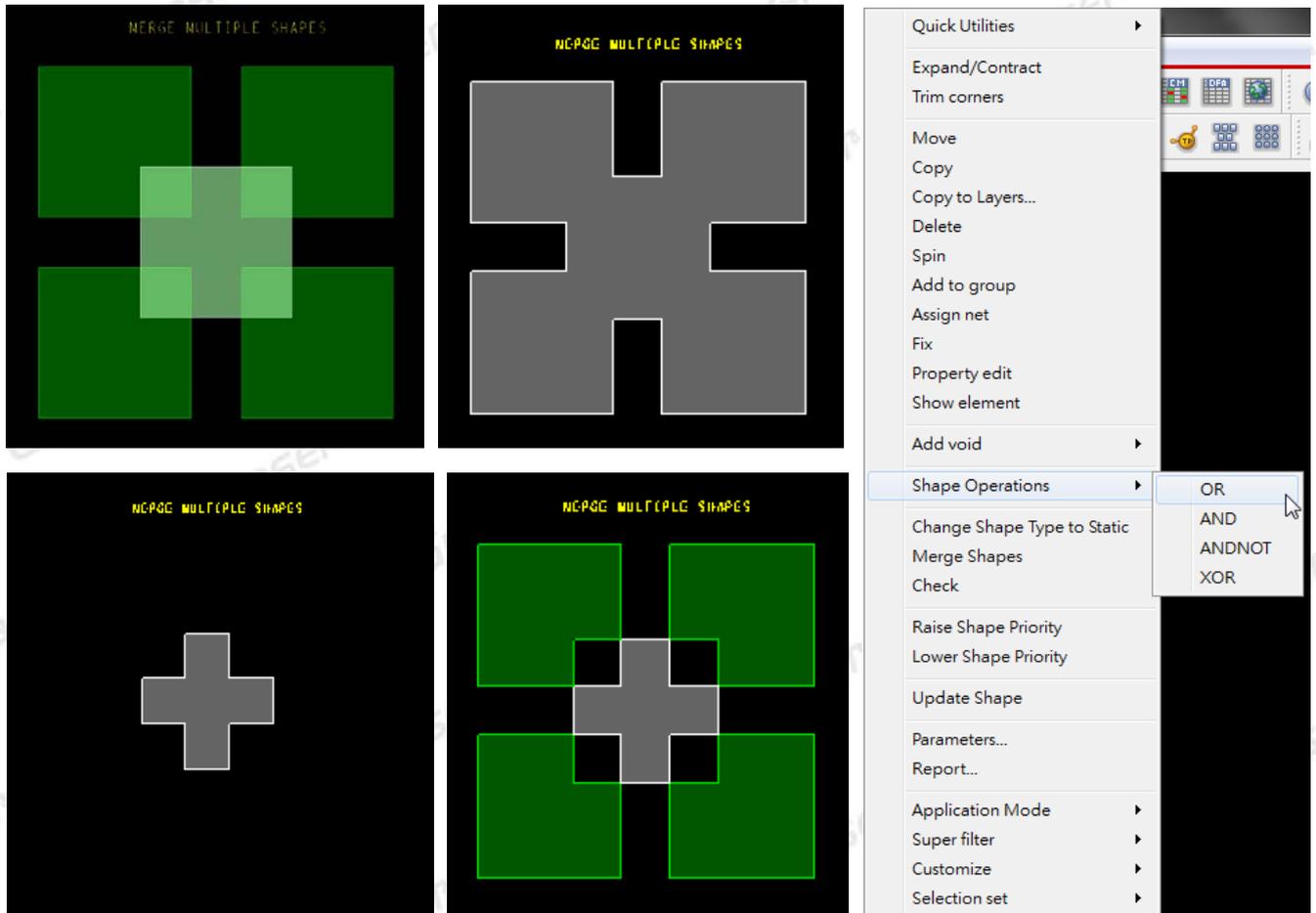
NOTES:  
 - MNC\_LAYER: MUST-NOT-CUT-LAYER  
 - MAX\_DEPTH: DEPTH FROM START LAYER TO THE SURFACE OF MUST-NOT-CUT-LAYER  
 - MFG\_STUB : MANUFACTURING STUB LENGTH

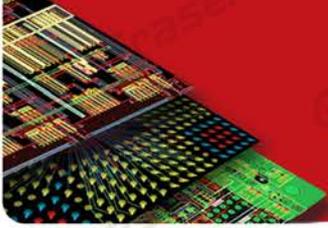




## Shape Edit Application Mode

v16.6-2015 時新增可快速對 Shape 編輯的操作模式，在 v17.2 延續良好的操作編輯特性，再加入了更多元的編輯指令。



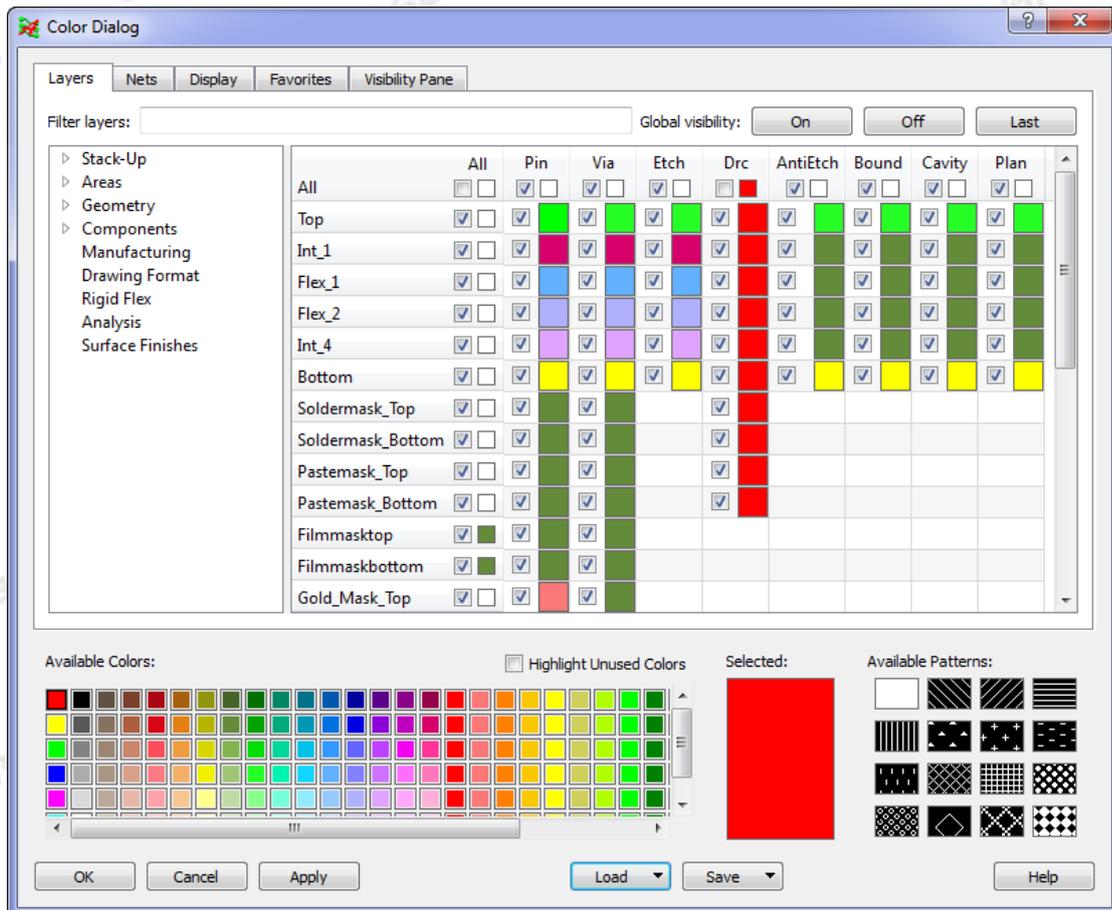


## Color Dialog Enhancements

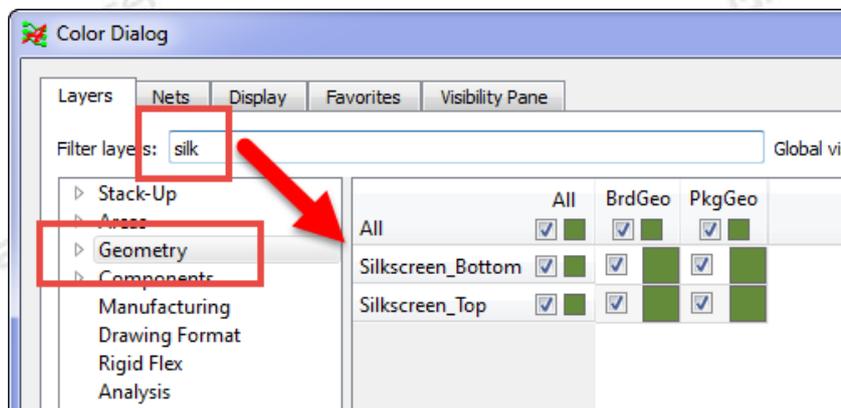
資訊的呈現是很重要的一環，因此新的 Color dialog 將會讓您以更快速更有效率的方式來操作使用。

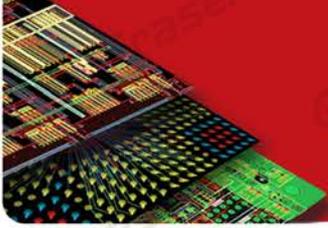
## Fresh New Look

新的介面以標籤頁方式來呈現 Layers / Nets / Display / Favorites / Visibility Pane。

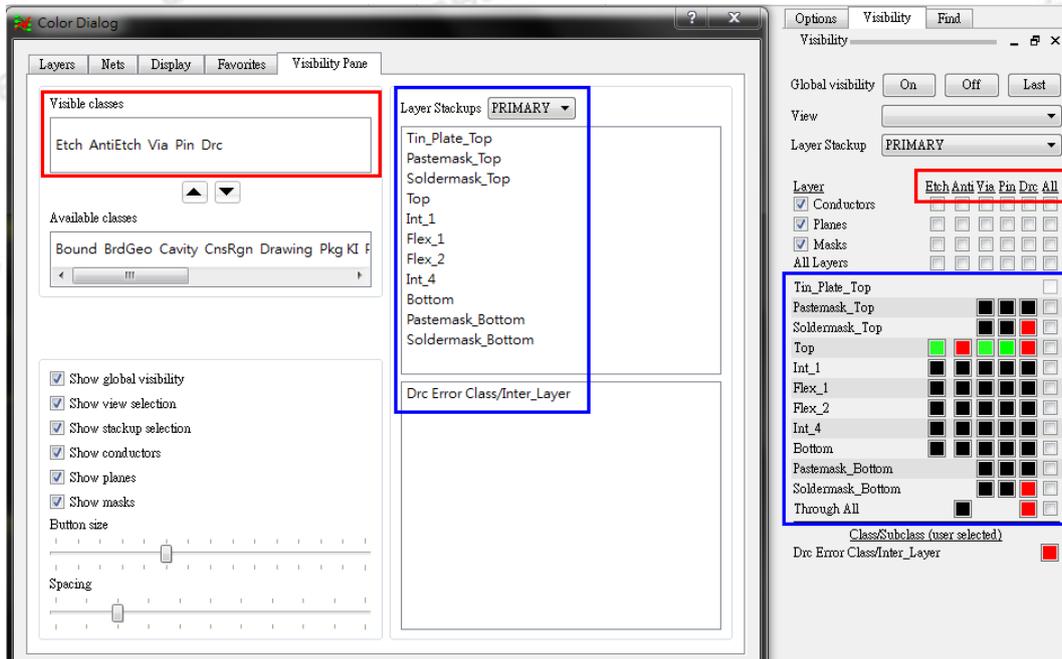


並且能透過 Filter 快速篩選出想設定的物件出來。





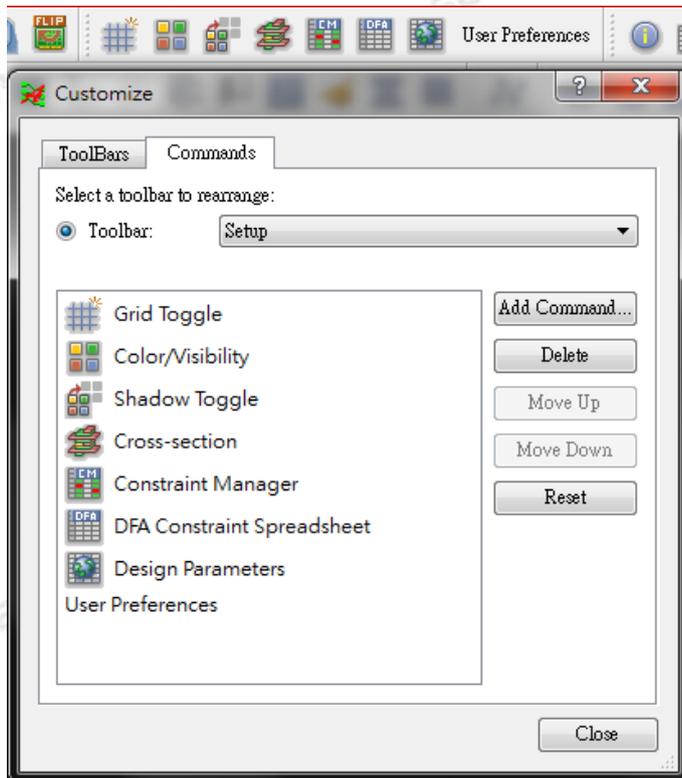
Visibility pane 可以控制顯示物件種類，以及在多重疊構下各疊構顯示的層面設定。

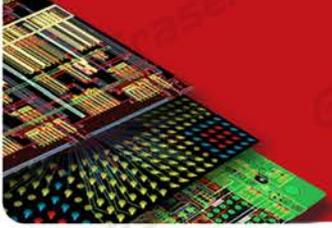


## Canvas Enhancements

### Customizable Toolbars

提供更能夠個人化的自訂 Toolbar 彈性，現在能讓更多指令變成一個 icon。





## Status Bar – Show / Hide Selections

現在您可以設定 Status bar 上需要顯示或隱藏的資訊。

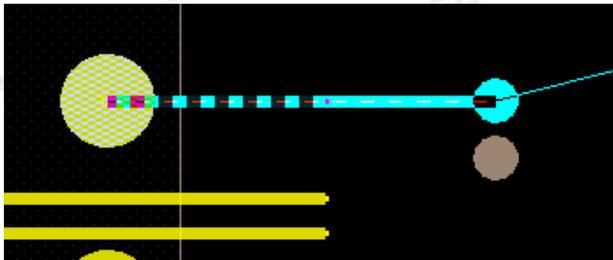
<input checked="" type="checkbox"/>	Active Command
<input checked="" type="checkbox"/>	App Status
<input checked="" type="checkbox"/>	Extra 1
<input checked="" type="checkbox"/>	Active Class/Subclass
<input checked="" type="checkbox"/>	Mouse XY Coord
<input checked="" type="checkbox"/>	Pick Command
<input checked="" type="checkbox"/>	Toggle XY: Absolute/Relative
<input checked="" type="checkbox"/>	Aux/Script Text
<input checked="" type="checkbox"/>	Flipboard Mode
<input checked="" type="checkbox"/>	App Mode
<input checked="" type="checkbox"/>	Super Filter
<input checked="" type="checkbox"/>	DRC Status
<input checked="" type="checkbox"/>	Selected Objects

## High Speed Interconnect Enhancements

### Single Net Return Path Vias

(High-Speed Product Option, Unsupported Prototype)

除了 v16.6 對於 DP 訊號能對 vias 加上 return path vias 之外，在 v17.2 也能夠針對單一的高速訊號走線的 via 加上 return path via。



Return Path Via Setup

Setup

Return Path Net

Assign net name

I/ss

Return Path Via

Padstack

Via

1 Via

Spacing mode

Minimum

User-defined

Space X

0

Angle

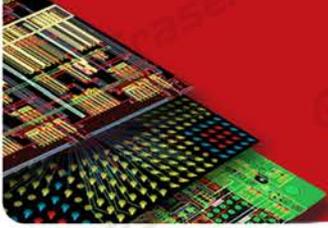
0.00

Mirror-Geo

Parameter description

Required Input. Select net to assign to the Return Path Vias.

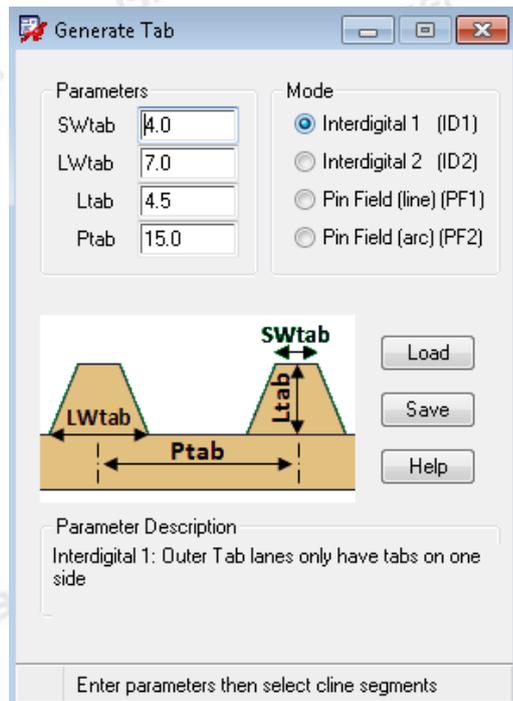
OK Cancel Help



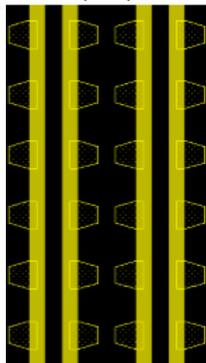
## Tabbed Routing

(High-Speed Option, Unsupported Prototype)

Tabbed routing 是新的佈線方式，主要針對高速訊號在 Breakout 的平行走線間加入梯型的 Shape 在其走線上面做為控制阻抗(Impedance)及減低在開闢區域的遠場串擾(Crosstalk)問題。



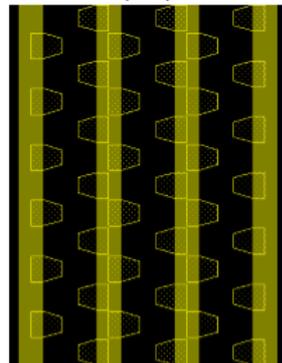
Pin Field Line (PF1)



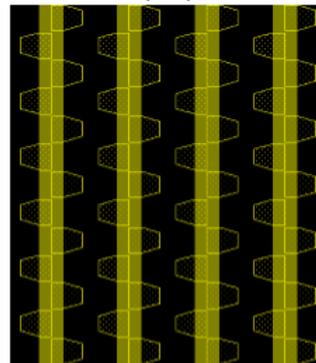
Pin Field Arc (PF2)



Interdigital 1 (ID1)



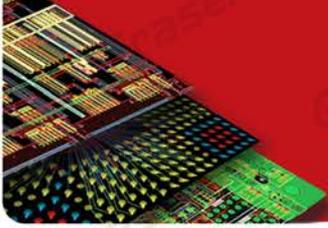
Interdigital 2 (ID2)



## Via Structures

Create via structure 指令能讓使用者建立兩種型態的 via structure，分別為 Standard 及 High Speed，且能夠產生 XML 格式的檔案方便再套用到別的 PCB / SiP project，如同擺放零件的方式般使用。

(High Speed via structure 需搭配 High-Speed Option)

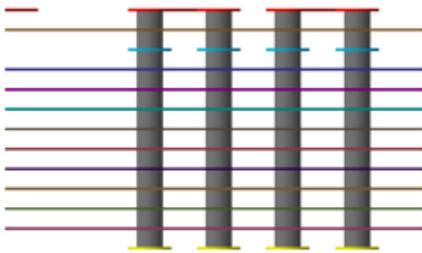


## Standard Via Structure

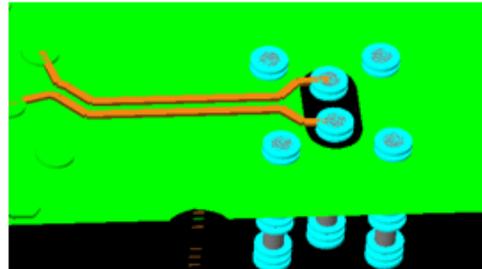
- 選單：Route – Via Structure – Create – Standard
- 使用目的：單一訊號的Trace / Via以及Fan-out
- 支援物件：Traces, Vias
- 連接屬性：需要所有的Via都有連接 (單一訊號)

## High Speed Via Structure

- 選單：Route – Via Structure – Create – High Speed
- 使用目的：Differential pair via搭配Return Path Vias及custom plane voids
- 支援物件：Traces, Vias, Static Shapes (no voids), Route Keep out
- 連接屬性：多訊號



Standard Via Structure

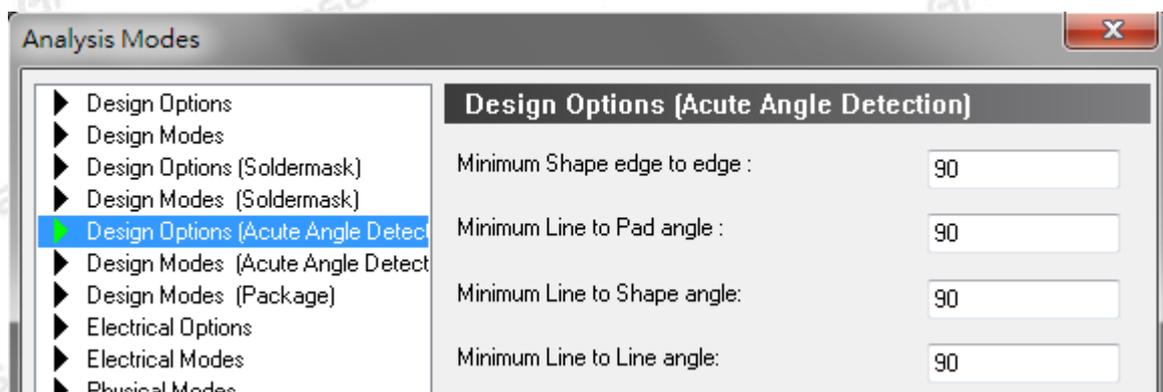


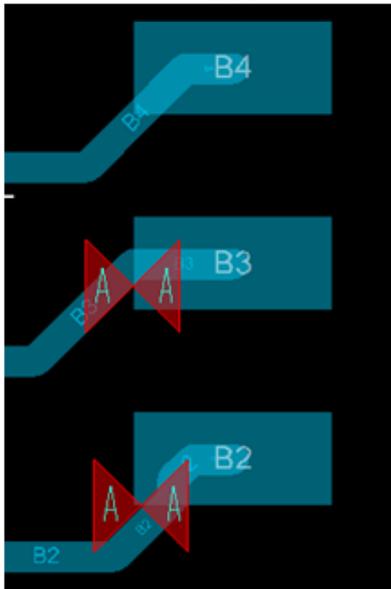
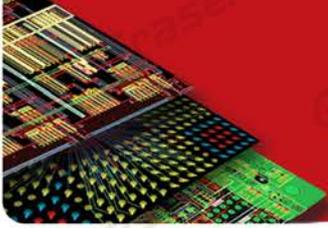
High Speed Via Structure

## Acute Angle Detection

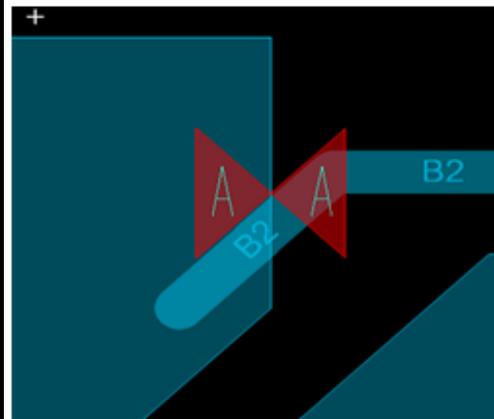
對於銳角的檢查，使用者可以透過定義銳角角度來將以下四種情況進行確認。

- Line to Pad
- Line to Shape
- Shape Edge to Edge
- Line to Line

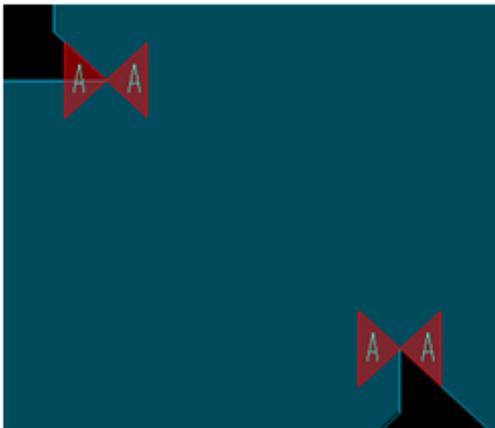




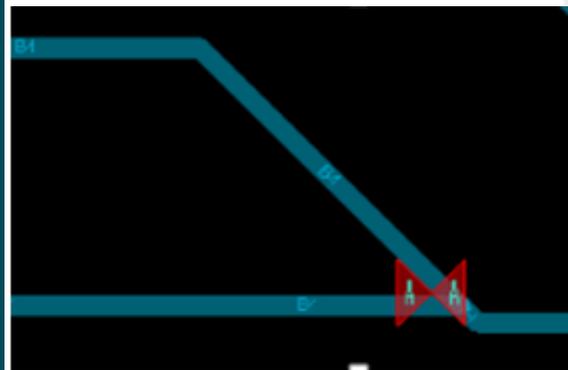
Line to Pad



Line to Shape



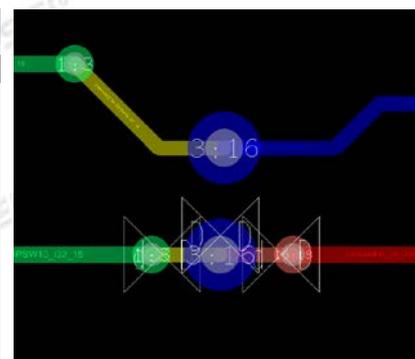
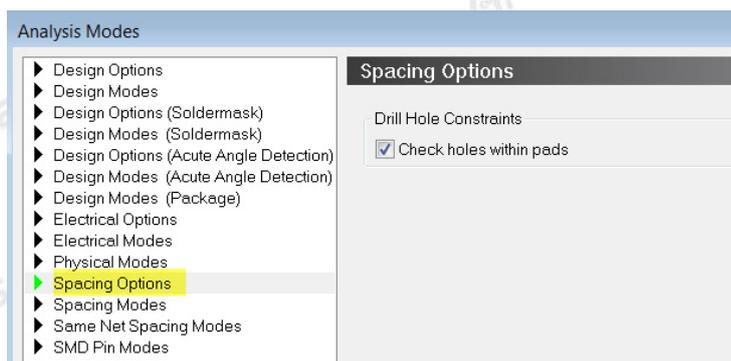
Shape Edge to Shape Edge

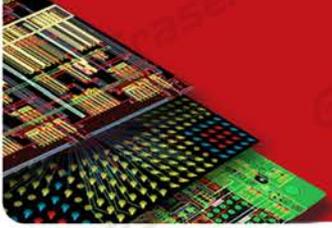


Line to Line

### Drill Hole DRC

透過 Check holes within pads 的設定，無論 Hole 有無 Pad 皆會依 CM Spacing 內 Hole 的間距設定執行檢查。



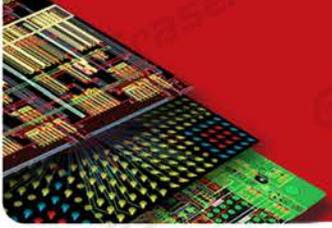


## OrCAD Layout Footprint Libraries Added to PCB Editor Libraries

PCB Editor 加入了 OrCAD Layout 的 Footprint 零件庫可做為參考設計修改使用，該零件庫存放於 <installation\_directory>/share/pcb/pcb\_lib 內。

零件庫內容如下：

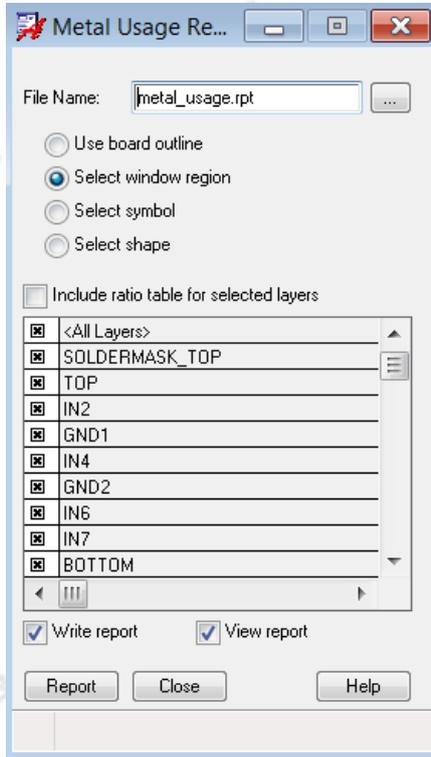
- Block Connectors
- Ball Grid Arrays
- GLCC
- D-Connectors
- Dimm Edge Fingers
- Dimm Sockets
- DIN Connectors
- DIP 100 (Buttmount and Standard)
- D-Sub Connectors
- D-Sub High Density Connectors
- Edge Connector Sockets
- Future Bus Connectors
- PC/104
- PCI
- Ploar/Friction Connectors (.100 and .156)
- Pin Grid Arrays
- PLCC
- Gull-Wing Quads
- Gull-Wing Bumpered Quads
- Relays
- RF Connectors
- Sbus Connectors
- SIMM Edge Fingers (0.50 and .100)
- SIMM Sockets (0.50 and .100)
- SIP's
- SM Discrete Components
- SM SO Gull-Wing Families
- SM SO J-lead Family
- Telecomm Connectors
- TM Axial-Lead
- TM Capacitors
- TM Cylindricals
- TM Diodes
- TM Discs
- TM Radial-Leaded
- TO's
- Variable Resistors
- Wall/Shroud Connectors .100
- XT
- ZIGZAG .100 Staggered Rows



## Database and Misc Enhancements

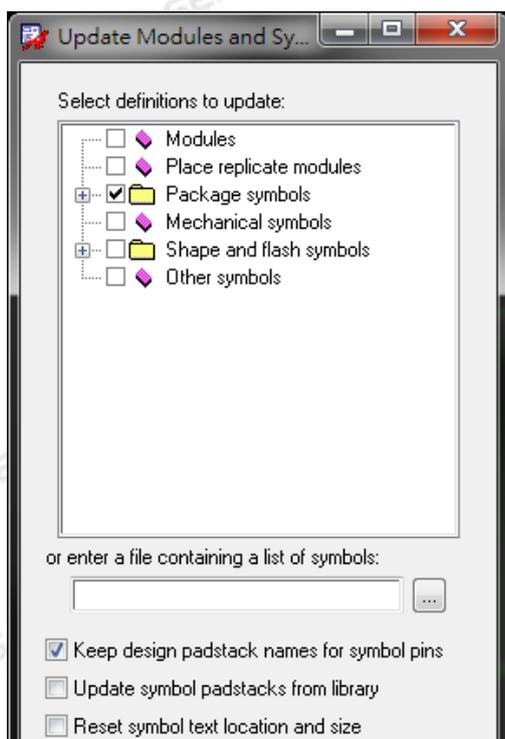
### Metal Usage Report

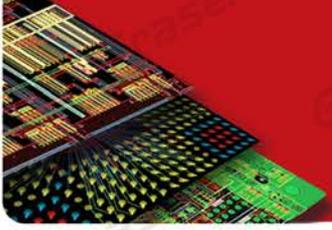
APD / SiP 上的 Metal Usage Report 現在能在 PCB 上產出報告。



### Refresh Symbol – Maintain Padstacks

如果設計當中有對零件包裝進行 Replace Padstack，那麼在 Refresh Symbol 時能夠選擇是否要保留現在設計中的 Padstack 名稱而不被刷新。





**Graser**<sup>®</sup>

### **Performance Improvements**

CPU 效能提升 10-20%。

Import logic 對於有很多 Pin 數的 Device(>2k pins)條件時，處理速度比以往都要快。

### **Design Length Enhancement**

Default internal 的名稱長度由原本的 32 個字元現可增加到 255 個字元。

### **Material Name Length Enhancement**

Material 的名稱長度可定義 19 到 250 個字元。

---

**Graser**<sup>®</sup>

本版Technic Note版權為 映陽科技股份有限公司 所有，未經允許不得任意轉用。

© 2016 Graser Technology Co.,Ltd.